

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

#5 11/8/01 Miller
jc918 U.S. PTO
09/774388
01/30/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2000年 2月 1日

出 願 番 号
Application Number:

特願2000-024540

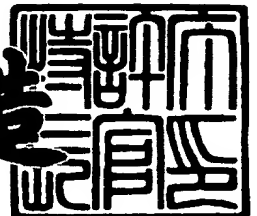
出 願 人
Applicant (s):

株式会社半導体エネルギー研究所

2000年12月 1日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3099551

【書類名】 特許願

【整理番号】 P004590-03

【提出日】 平成12年 2月 1日

【あて先】 特許庁長官 近藤 隆彦 殿

【国際特許分類】 H01L 21/00

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその作製方法

【特許請求の範囲】

【請求項 1】

基板上に接着層と、
前記接着層上に絶縁膜と、
前記絶縁膜上に発光素子とを有し、
前記発光素子から発光した光は、前記基板を通過して放射されることを特徴とする半導体装置。

【請求項 2】

請求項 1 において、前記基板は、有機材料からなるプラスチック基板であることを特徴とする半導体装置。

【請求項 3】

請求項 1 または請求項 2 において、前記絶縁膜上に駆動回路を有し、前記発光素子及び前記駆動回路は T F T を有していることを特徴とする半導体装置。

【請求項 4】

請求項 1 乃至 3 のいずれか一において、前記基板上にカラーフィルタが、発光素子と重なる位置に設けられていることを特徴とする半導体装置。

【請求項 5】

請求項 4 において、前記カラーフィルタを覆い、且つ平坦化された絶縁膜を有していることを特徴とする半導体装置。

【請求項 6】

請求項 4 または請求項 5 において、前記カラーフィルタのうち、赤色のカラーフィルタが、少なくとも前記 T F T のチャネル形成領域と重なる位置に設けられていることを特徴とする半導体装置。

【請求項 7】

請求項 1 乃至 6 のいずれか一において、前記接着層は、ポリイミド、アクリル、またはエポキシ樹脂であることを特徴とする半導体装置。

【請求項 8】

請求項 1 乃至 7 のいずれか一において、前記基板に対向して固定基板が前記発
光素子上に設けられていることを特徴とする半導体装置。

【請求項 9】

T F T が設けられ、且つ有機材料からなる第 1 の基板と、
第 2 の基板と、
前記第 1 の基板と前記第 2 の基板との間に保持された液晶材料とを有し、
前記第 1 の基板と前記 T F T との間にカラーフィルタを備えたことを特徴とす
る半導体装置。

【請求項 1 0】

請求項 9 において、前記有機材料からなる第 1 の基板は、プラスチック基板で
あることを特徴とする半導体装置。

【請求項 1 1】

請求項 9 または請求項 1 0 において、前記カラーフィルタを覆い、且つ平坦化
された絶縁膜を有していることを特徴とする半導体装置。

【請求項 1 2】

請求項 9 乃至 1 1 のいずれか一において、前記カラーフィルタは、少なくとも
T F T のチャネル形成領域と重なる位置に設けられていることを特徴とする半導
体装置。

【請求項 1 3】

請求項 4 乃至 1 2 のいずれか一において、前記カラーフィルタとともにブラッ
クマスクを有していることを特徴とする半導体装置。

【請求項 1 4】

請求項 1 乃至 1 3 に記載された半導体装置とは、ビデオカメラ、デジタルカメ
ラ、ゴーグル型ディスプレイ、カーナビゲーション、パーソナルコンピュータ、
携帯情報端末であることを特徴とする半導体装置。

【請求項 1 5】

第 1 の基板上に分離層を形成する工程と、
前記分離層上に絶縁膜を形成する工程と、
前記絶縁膜上に発光素子を形成する工程と、

前記発光素子上に第 1 接着層を用いて固定基板を貼り合わせる工程と、
フッ化ハロゲンを含むガスに晒すことにより前記分離層を除去して第 1 の基板を分離する工程と、

前記絶縁膜と第 2 の基板とを第 2 接着層を用いて貼り合わせる工程とを有し、
前記第 2 の基板にはカラーフィルタを有していることを特徴とする半導体装置の作製方法。

【請求項 1 6】

請求項 1 5 において、前記第 1 接着層としてポリイミド、アクリル、またはエポキシ樹脂を用いることを特徴とする半導体装置の作製方法。

【請求項 1 7】

請求項 1 5 または請求項 1 6 において、前記第 2 接着層としてポリイミド、アクリル、またはエポキシ樹脂を用いることを特徴とする半導体装置の作製方法。

【請求項 1 8】

第 1 の基板上に分離層を形成する工程と、
前記分離層上に絶縁膜を形成する工程と、
前記絶縁膜上に活性層、ゲート絶縁膜、ゲート電極を形成する工程と、
前記ゲート電極を覆う第 1 層間絶縁膜を形成する工程と、
前記第 1 層間絶縁膜上に配線及び画素電極を形成する工程と、
対向電極を設けた固定基板をシール剤により前記第 1 の基板の上に貼り合わせる工程と、

前記画素電極と前記対向電極との間に液晶を注入する工程と、
前記分離層をフッ化ハロゲンを含むガスに晒すことにより除去して第 1 の基板を分離する工程と、

前記絶縁膜と第 2 の基板とを接着層を用いて貼り合わせる工程とを有し、
前記第 2 の基板にはカラーフィルタを有していることを特徴とする半導体装置の作製方法。

【請求項 1 9】

請求項 1 8 において、前記接着層としてポリイミド、アクリル、またはエポキシ樹脂を用いることを特徴とする半導体装置の作製方法。

【請求項 2 0】

請求項 1 8 または請求項 1 9 において、前記カラーフィルタは、前記第 2 の基板側から見て前記活性層と重なることを特徴とする半導体装置の作製方法。

【請求項 2 1】

請求項 2 0 において、前記活性層と重なるカラーフィルタは赤色であることを特徴とする半導体装置の作製方法。

【請求項 2 2】

請求項 1 5 乃至 2 1 のいずれか一において、前記第 2 の基板として、プラスチック基板を用いることを特徴とする半導体装置の作製方法。

【請求項 2 3】

請求項 1 8 乃至 2 2 のいずれか一において、前記固定基板として透光性を有する基板を用いることを特徴とする半導体装置の作製方法。

【請求項 2 4】

請求項 1 5 乃至 2 3 のいずれか一において、前記分離層としてシリコンからなる膜を用いることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本願発明は、電極間に発光性材料を挟んだ素子（以下、発光素子という）を有する装置（以下、発光装置という）もしくは電極間に液晶を挟んだ素子（以下、液晶素子という）を有する装置（以下、液晶表示装置という）を含む半導体装置およびその作製方法に関する。例えば、液晶表示装置や発光装置に代表される電気光学装置およびその様な電気光学装置（電子装置）を部品として搭載した電子機器（電子器具）に関する。

【0 0 0 2】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【0 0 0 3】

【従来の技術】

近年、絶縁表面を有する基板上に形成された半導体薄膜（厚さ数～数百 nm 程度）を用いて薄膜トランジスタ（以下、TFT という）を構成する技術が注目されている。薄膜トランジスタは IC や電気光学装置のような電子デバイスに広く応用され、特に液晶表示装置や発光装置のスイッチング素子として開発が急がれている。

【0004】

また、近年、軽量化のため、フレキシブルなプラスチックフィルムの上に発光素子や TFT を形成することが試みられているが、現状では、ガラス基板上に形成した TFT と比べ良好な TFT は作製されていない。

【0005】

EL (Electro Luminescence) が得られる発光性材料（以下、EL 材料という）を利用した発光素子（以下、EL 素子という）を用いた発光装置（以下、EL 表示装置という）の開発が進んでいる。EL 表示装置は、陽極と陰極との間に EL 材料を挟んだ構造の EL 素子を含む構造からなっている。この陽極と陰極との間に電圧を加えることによって、EL 材料中に電流を流してキャリアを再結合させ、発光する。このように EL 表示装置は発光素子自体に発光能力があるため、液晶表示装置に用いるようなバックライトが不必要である。加えて、視野角が広く、軽量であり、且つ、低消費電力である。

【0006】

また、この EL 表示装置においては、赤色、緑色、あるいは青色を有する光を発光する EL 素子をマトリクス状に配置するカラー化方式と、白色光を発光する EL 素子を用いカラーフィルタによるカラー化方式とがある。

【0007】

赤色、緑色、あるいは青色を有する光を発光する EL 素子を用いた EL 表示装置では、色ごとに EL 材料が異なるため素子特性も異なり均一な表示を得ることは困難であった。

【0008】

また、白色光を発光する EL 素子を用いカラーフィルタによるカラー化方式は

、R（赤）、G（緑）、B（青）のカラーフィルタを画素に対応する位置に形成し、これにより画素ごとに取り出す光の色を変えるものである。なお、画素に対応した位置とは、画素電極と一致する位置を指す。このカラーフィルタは、R（赤）、G（緑）、B（青）の着色層と、画素の間隙だけを残して遮光マスクとを有し、光を透過させることによって赤色、緑色、青色の光を抽出する。また、カラーフィルタの遮光マスクは、一般的に金属膜または黒色顔料を含有した有機膜で構成されている。

【0009】

また、液晶表示装置においては、アモルファスシリコンまたはポリシリコンを半導体としたTFTをマトリクス状に配置して、各TFTに接続された画素電極とソース線とゲート線とがそれぞれ形成された素子基板と、これに対向配置された対向電極を有する対向基板との間に液晶材料が挟持されている。また、カラー表示するためのカラーフィルタは対向基板上に形成されている。原理的には上記に示したカラーフィルタを用いたEL表示装置のカラー化方式と同様である。そして、素子基板と対向基板にそれぞれ光シャッタとして偏光板を配置し、カラー画像を表示している。

【0010】

【発明が解決しようとする課題】

本願発明は、プラスチック支持体（プラスチックフィルムもしくはプラスチック基板を含む）を用いて高性能な電気光学装置を作製するための技術を提供することを課題とする。

【0011】

また、遮光マスクとして金属膜を用いた液晶表示装置では、他の配線との寄生容量が形成され信号の遅延が生じやすいという問題が生じていた。また、遮光マスクを他の配線と絶縁するために有機膜を用いた場合、製造工程が増加するという問題が生じていた。

【0012】

【課題を解決するための手段】

本願発明は、プラスチックに比べて耐熱性のある基板（ガラス基板、石英基板

、シリコン基板、金属基板、もしくはセラミックス基板）の上に必要な素子を形成し、後にそれらの素子を室温の処理によりプラスチック支持体に移すことを特徴としている。

【 0 0 1 3 】

なお、前記必要な素子とは、アクティブマトリクス型の電気光学装置ならば画素のスイッチング素子として用いる半導体素子（典型的にはT F T）もしくはM I M素子並びに発光素子を指す。

【 0 0 1 4 】

また、プラスチック支持体としてはP E S（ポリエチレンサルファイド）、P C（ポリカーボネート）、P E T（ポリエチレンテレフタレート）もしくはP E N（ポリエチレンナフタレート）を用いることができる。

【 0 0 1 5 】

本明細書で開示する発明の構成は、
基板上に接着層と、
前記接着層上に絶縁膜と、
前記絶縁膜上に発光素子とを有し、
前記発光素子から発光した光は、前記基板を通過して放射されることを特徴とする半導体装置である。

【 0 0 1 6 】

上記構成において、前記基板は、有機材料からなるプラスチック基板である。
また、前記絶縁膜上に駆動回路を有し、前記発光素子及び前記駆動回路はT F Tを有している。

【 0 0 1 7 】

また、各上記構成において、前記基板上にカラーフィルタが、発光素子と重なる位置に設けられている。また、前記カラーフィルタを覆い、且つ平坦化された絶縁膜を有していることを特徴としている。また、前記カラーフィルタのうち、赤色のカラーフィルタが、少なくとも前記T F Tのチャネル形成領域と重なる位置に設けられていることを特徴としている。

【 0 0 1 8 】

また、各上記構成において、前記基板に対向して固定基板が前記発光素子上に設けられている。

【 0 0 1 9 】

また、他の発明の構成は、
T F T が設けられ、且つ有機材料からなる第 1 の基板と、
第 2 の基板と、
前記第 1 の基板と前記第 2 の基板との間に保持された液晶材料とを有し、
前記第 1 の基板と前記 T F T との間にカラーフィルタを備えたことを特徴とする半導体装置である。

【 0 0 2 0 】

上記構成において、前記有機材料からなる第 1 の基板は、プラスチック基板である。また、前記カラーフィルタを覆い、且つ平坦化された絶縁膜を有していることを特徴としている。また、前記カラーフィルタは、少なくとも T F T のチャネル形成領域と重なる位置に設けられていることを特徴としている。また、前記カラーフィルタとともにブラックマスクを有していることを特徴としている。

【 0 0 2 1 】

また、上記構造を実現するための作製方法に関する発明の構成は、
第 1 の基板上に分離層を形成する工程と、
前記分離層上に絶縁膜を形成する工程と、
前記絶縁膜上に発光素子を形成する工程と、
前記発光素子上に第 1 接着層を用いて固定基板を貼り合わせる工程と、
フッ化ハロゲンを含むガスに晒すことにより前記分離層を除去して第 1 の基板を分離する工程と、
前記絶縁膜と第 2 の基板とを第 2 接着層を用いて貼り合わせる工程とを有し、
前記第 2 の基板上にはカラーフィルタを有していることを特徴とする半導体装置の作製方法である。

【 0 0 2 2 】

上記構成において、前記第 2 の基板として、プラスチック基板を用いることを特徴としている。また、前記分離層としてシリコンからなる膜を用いることを特

徴としている。

【 0 0 2 3 】

また、上記構成において、前記カラーフィルタは、前記第 2 の基板側から見て前記活性層と重なることを特徴としている。また、前記活性層と重なるカラーフィルタは赤色であることを特徴としている。

【 0 0 2 4 】

また、作製方法に関する他の発明の構成は、
第 1 の基板上に分離層を形成する工程と、
前記分離層上に絶縁膜を形成する工程と、
前記絶縁膜上に活性層、ゲート絶縁膜、ゲート電極を形成する工程と、
前記ゲート電極を覆う第 1 層間絶縁膜を形成する工程と、
前記第 1 層間絶縁膜上に配線及び画素電極を形成する工程と、
対向電極を設けた固定基板をシール剤により前記第 1 の基板の上に貼り合わせる工程と、
前記画素電極と前記対向電極との間に液晶を注入する工程と、
前記分離層をフッ化ハロゲンを含むガスに晒すことにより除去して第 1 の基板を分離する工程と、
前記絶縁膜と第 2 の基板とを接着層を用いて貼り合わせる工程とを有し、
前記第 2 の基板にはカラーフィルタを有していることを特徴とする半導体装置の作製方法である。

【 0 0 2 5 】

上記構成において、前記カラーフィルタは、前記第 2 の基板側から見て前記活性層と重なることを特徴としている。また、前記活性層と重なるカラーフィルタは赤色であることを特徴としている。

【 0 0 2 6 】

また、上記構成において、前記第 2 の基板として、プラスチック基板を用いることを特徴としている。また、前記固定基板として透光性を有する基板を用いることを特徴としている。

【 0 0 2 7 】

また、上記構成において、前記分離層としてシリコンからなる膜を用いることを特徴としている。

【0028】

【発明の実施の形態】

本願発明の実施形態について、以下に説明する。

【0029】

(実施の形態1)

図1は、本願発明の一例（EL表示装置）を示したものである。

【0030】

プラスチック基板（第2の基板）11と下地膜12とが第2接着層58で接着されている。また、下地膜12上には画素部を構成するスイッチング用TFT、電流制御用TFT、駆動回路を構成するnチャネル型TFT205、pチャネル型TFT204が設けられている。なお、各TFTは、各TFTの活性層（チャネル形成領域17a、17b、29、38、42、ソース領域13、26、35、40、ドレイン領域14、27、36、41、LDD領域15a～d、37を含む）と、活性層を覆うゲート絶縁膜18と、ゲート絶縁膜を介してチャネル形成領域と重なるゲート電極19a、19b、30、39、43と、ゲート電極を覆う第1層間絶縁膜20と、第1層間絶縁膜上に前記活性層に達するソース配線21、31、44、45、及びドレイン配線22、32、46と、ソース配線及びドレイン配線を覆う第1パッシベーション膜47と、第1パッシベーション膜を覆う第2層間絶縁膜48とを含む。ただし、電流制御用TFT202においては、第2層間絶縁膜48上にドレイン配線42に達する画素電極（陽極）49と、画素電極上にEL層51と、EL層上に陰極52と、陰極上に保護電極53とを有している。

【0031】

また、保護電極を覆う第2パッシベーション膜54と固定基板56とを接着させる第1接着層55が設けられている。この固定基板56は、素子と基板とを分離する際、素子を固定するためのものであり、固定基板56は、ガラス基板、石英基板、セラミック基板、シリコン基板、もしくはプラスチック基板であればよ

い。

【0032】

図1に示したEL表示装置の発光方向は、図中の矢印の方向であり、発光した光は、カラーフィルタ57を通過し、第2の基板11を通過して放射される。

【0033】

また、本願発明は、第2の基板11において貼り合わせる面側にカラーフィルタ57が設けられていることも特徴の一つである。また、図3に示すように第2の基板11上に駆動回路部（ゲート線側駆動回路303、ソース線側駆動回路304）及び画素部302のTFT素子の遮光膜としてカラーフィルタ57を配置していることを特徴としている。また、画素部において、図2に画素部（R）301、画素部（G）302、画素部（B）303のそれぞれに対応するカラーフィルタ304～308の配置例を示す。特に遮光膜としてカラーフィルタを用いる場合、赤色のカラーフィルタは通過する光の波長が高く、非単結晶珪素膜にほとんど影響を与えないため、有効である。参考までに非単結晶珪素膜55nmに対する吸収率と照射される波長との関係を図20に示した。

【0034】

本発明において、光の劣化から保護するためにTFTのゲート電極の下方、即ちチャネル形成領域の下方にカラーフィルタ（R）を形成する。

【0035】

また、カラーフィルタには、最も単純なストライプパターンをはじめとして、斜めモザイク配列、三角モザイク配列、RGBG四画素配列、もしくはRGBW四画素配列などを用いることができる。

【0036】

なお、プラスチック基板上のカラーフィルタを保護するために保護絶縁膜を形成してもよい。保護絶縁膜は、カラーフィルタに含まれる不純物による汚染を防ぐ上で重要な役割を果たす。こうすることによって劣化しやすいカラーフィルタを保護できる。また、耐熱性も向上することができる。また、カラーフィルタを覆う平坦化のための絶縁膜を形成してもよい。加えて、カラーフィルタとともにブラックマトリクスを形成してもよい。

【 0 0 3 7 】

また、本願発明は上記構成を実現するための工程として、T F T素子をシリコン膜（シリコンゲルマニウム膜も含む）からなる分離層（膜厚100～500nm）の上に形成しておき、最終工程にてフッ化ハロゲンを含むガスを用いて分離層を除去することを特徴としている。その結果、各素子と前記基板とが分離されるので、その後、素子をプラスチック支持体に接着することが可能となる。このフッ化ハロゲンによるシリコン膜のエッチングは室温で容易に進行するため、耐熱性の低い発光素子を形成した後であっても問題なく行うことができる。

【 0 0 3 8 】

フッ化ハロゲンとは化学式 $X F_n$ （Xはフッ素以外のハロゲン、nは整数）で示される物質であり、一フッ化塩素（C l F）、三フッ化塩素（C l F₃）、一フッ化臭素（B r F）、三フッ化臭素（B r F₃）、一フッ化ヨウ素（I F）もしくは三フッ化ヨウ素（I F₃）を用いることができる。また、シリコン膜は結晶質シリコン膜であっても非晶質シリコン膜であっても良い。このフッ化ハロゲンは、シリコン膜と酸化シリコン膜との選択比が大きく、シリコン膜の選択的なエッチングが可能である。

【 0 0 3 9 】

なお、上述のフッ化ハロゲンにシリコン膜を晒すだけでシリコン膜はエッチングされるが、他のフッ化物（四フッ化炭素（C F₄）もしくは三フッ化窒素）であってもプラズマ状態とすることで本願発明に用いることは可能である。

【 0 0 4 0 】

加えて、物理的な作用（光、熱など）、化学的な作用（薬液との反応など）、あるいは機械的な作用（引張力、振動など）のいずれか一または複数の作用を受けることで基板から分離させてもよい。

【 0 0 4 1 】

こうすることにより、プラスチック基板上に特性の良好なT F Tを設けることができるとともに、さらなるE L表示装置の軽量化を図ることができる。また、組み立てが容易となる。

【 0 0 4 2 】

(実施の形態 2)

図 1 2 は、本願発明の一例（液晶表示装置）を示したものである。

【0043】

第 2 の基板（プラスチック基板）101 上にカラーフィルタ 1106 を設けられ、第 1 の接着層 1107 により T F T 素子の下地膜と接着されている。なお、ここでは、赤色、青色、緑色の画素のうち、赤色の画素部を示している。また、固定基板 1001 には対向電極 1002、配向膜 1003 が設けられている。ただし、固定基板は透光性を有した基板である。また、T F T 素子と固定基板は、図示していないがシール材で接着されている。画素部の画素電極と対向基板との間には液晶 1004 が挟持されている。

【0044】

図 1 2 において、最も特徴的である点は、カラーフィルタが設けてある面を内側にして貼り合わせている点である。また、カラーフィルタの配置は図 1 4、図 1 5 に示したようにする。このように、駆動回路部及び画素部の T F T 素子の遮光膜としてカラーフィルタを配置した場合、赤色のカラーフィルタは通過する光の波長が高く、非単結晶珪素膜にほとんど影響を与えないため、有効である。また、カラーフィルタからなる遮光膜と T F T の半導体膜との距離が近いこと、効率よく遮光することができる。

【0045】

こうすることにより、プラスチック基板上に特性の良好な T F T を設けることができるとともに、さらなる液晶表示装置の軽量化を図ることができる。また、組み立てが容易となる。

【0046】

以上の構成でなる本願発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

【0047】

【実施例】

〔実施例 1〕

本願発明の実施例について図 4 ～図 7 を用いて説明する。ここでは、第 1 の基板

500上に画素部とその周辺に設けられる駆動回路部のTFTを同時に作製する方法について説明する。但し、説明を簡単にするために、駆動回路に関しては基本単位であるCMOS回路を図示することとする。

【0048】

図4（A）において、500は素子が形成される基板（以下、素子形成基板という）であり、その上には非晶質シリコン膜からなる分離層501aが100～500nm（本実施の形態では300nm）の厚さに形成される。本実施の形態では素子形成基板（第1の基板）500としてガラス基板を用いるが、石英基板、シリコン基板、金属基板もしくはセラミックス基板を用いても構わない。なお、本明細書中では、半導体素子もしくは発光素子が形成された基板全体を指して素子形成基板と呼ぶ場合もある。

【0049】

また、分離層501aの成膜は減圧熱CVD法、プラズマCVD法、スパッタ法もしくは蒸着法を用いれば良い。分離層501aの上には酸化シリコン膜からなる絶縁膜501bが200nmの厚さに形成される。絶縁膜501bの形成は減圧熱CVD法、プラズマCVD法、スパッタ法もしくは蒸着法を用いれば良い。

【0050】

次に、絶縁膜501bの上に50nmの厚さの非晶質シリコン膜502を公知の成膜法で形成する。なお、アモルファスシリコン膜に限定する必要はなく、非晶質構造を含む半導体膜（微結晶半導体膜を含む）であれば良い。さらに非晶質シリコンゲルマニウム膜などの非晶質構造を含む化合物半導体膜でも良い。

【0051】

ここから図4（C）までの工程は本出願人による特開平10-247735号公報を完全に引用することができる。同公報ではNi等の元素を触媒として用いた半導体膜の結晶化方法に関する技術を開示している。

【0052】

まず、開口部503a、503bを有する保護膜504を形成する。本実施例では150nm厚の酸化珪素膜を用いる。そして、保護膜504の上にスピコー

ト法によりニッケル (Ni) を含有する層 (Ni 含有層) 505 を形成する。この Ni 含有層の形成に関しては、前記公報を参考にすれば良い。

【0053】

次に、図4 (B) に示すように、不活性雰囲気中で570℃14時間の加熱処理を加え、アモルファスシリコン膜502を結晶化する。この際、Ni が接した領域 (以下、Ni 添加領域という) 506a、506bを起点として、基板と概略平行に結晶化が進行し、棒状結晶が集まって並んだ結晶構造となるポリシリコン膜507が形成される。

【0054】

次に、図4 (C) に示すように、保護膜505をそのままマスクとして15族に属する元素 (好ましくはリン) をNi 添加領域506a、506bに添加する。こうして高濃度にリンが添加された領域 (以下、リン添加領域という) 508a、508bが形成される。

【0055】

次に、図4 (C) に示すように、不活性雰囲気中で600℃、12時間の加熱処理を加える。この熱処理によりポリシリコン膜507中に存在するNi は移動し、最終的には殆ど全て矢印が示すようにリン添加領域508a、508bに捕獲されてしまう。これはリンによる金属元素 (本実施例ではNi) のゲッタリング効果による現象であると考えられる。

【0056】

この工程によりポリシリコン膜509中に残るNi の濃度はSIMS (質量二次イオン分析) による測定値で少なくとも $2 \times 10^{17} \text{atoms/cm}^3$ にまで低減される。Ni が、この程度まで低減されるとTFT特性には何ら悪影響を与えることはない。また、この濃度は殆ど現状のSIMS分析の測定限界であるので、実際にはさらに低い濃度 ($2 \times 10^{17} \text{atoms/cm}^3$ 以下) であると考えられる。

【0057】

こうして触媒を用いた結晶化され、且つ、その触媒がTFTの動作に支障を与えないレベルにまで低減されたポリシリコン膜509が得られる。その後、このポリシリコン膜509のみを用いた活性層510～513をパターンニング工程に

より形成する。なお、この時、後のパターニングにおいてマスク合わせを行うためのマーカーを、上記ポリシリコン膜を用いて形成すると良い。(図4 (D))

【0058】

次に、図4 (E) に示すように、50 nm厚の窒化酸化シリコン膜をプラズマCVD法により形成し、その上で酸化雰囲気中で950℃、1時間の加熱処理を加え、熱酸化工程を行う。なお、酸化雰囲気は酸素雰囲気でも良いし、ハロゲン元素を添加した酸素雰囲気でも良い。

【0059】

この熱酸化工程では活性層と上記窒化酸化シリコン膜との界面で酸化が進行し、約15 nm厚のポリシリコン膜が酸化されて約30 nm厚の酸化シリコン膜が形成される。即ち、30 nm厚の酸化シリコン膜と50 nm厚の窒化酸化シリコン膜が積層されてなる80 nm厚のゲート絶縁膜514が形成される。また、活性層510～513の膜厚はこの熱酸化工程によって30 nmとなる。

【0060】

次に、図5 (A) に示すように、レジストマスク515a、515bを形成し、ゲート絶縁膜514を介してp型を付与する不純物元素(以下、p型不純物元素という)を添加する。p型不純物元素としては、代表的には13族に属する元素、典型的にはボロンまたはガリウムを用いることができる。この工程(チャネルドープ工程という)はTFTのしきい値電圧を制御するための工程である。

【0061】

なお、本実施例ではジボラン(B_2H_6)を質量分離しないでプラズマ励起したイオンドープ法でボロンを添加する。勿論、質量分離を行うイオンインプランテーション法を用いても良い。この工程により $1 \times 10^{15} \sim 1 \times 10^{18} \text{ atoms/cm}^3$ (代表的には $5 \times 10^{16} \sim 5 \times 10^{17} \text{ atoms/cm}^3$)の濃度でボロンを含む不純物領域516～518が形成される。

【0062】

次に、図5 (B) に示すように、レジストマスク519a、519bを形成し、ゲート絶縁膜514を介してn型を付与する不純物元素(以下、n型不純物元素という)を添加する。なお、n型不純物元素としては、代表的には15族に属す

る元素、典型的にはリン又は砒素を用いることができる。なお、本実施例ではフォスフィン (PH_3) を質量分離しないでプラズマ励起したプラズマドーピング法を用い、リンを $1 \times 10^{18} \text{atoms/cm}^3$ の濃度で添加する。勿論、質量分離を行うイオンインプランテーション法を用いても良い。

【0063】

この工程により形成される n 型不純物領域 520 には、n 型不純物元素が $2 \times 10^{16} \sim 5 \times 10^{19} \text{atoms/cm}^3$ (代表的には $5 \times 10^{17} \sim 5 \times 10^{18} \text{atoms/cm}^3$) の濃度で含まれるようにドーズ量を調節する。

【0064】

次に、図 5 (C) に示すように、添加された n 型不純物元素及び p 型不純物元素の活性化工程を行う。活性化手段を限定する必要はないが、ゲート絶縁膜 514 が設けられているので電熱炉を用いたファーンেসアニール処理が好ましい。また、図 5 (A) の工程でチャネル形成領域となる部分の活性層/ゲート絶縁膜界面にダメージを与えてしまっている可能性があるため、なるべく高い温度で加熱処理を行うことが望ましい。

【0065】

本実施例の場合には耐熱性の高い結晶化ガラスを用いているので、活性化工程を 800°C 、1 時間のファーンেসアニール処理により行う。なお、処理雰囲気を酸化性雰囲気にして熱酸化を行っても良いし、不活性雰囲気で加熱処理を行っても良い。

【0066】

この工程により n 型不純物領域 520 の端部、即ち、n 型不純物領域 520 の周囲に存在する n 型不純物元素を添加していない領域 (図 5 (A) の工程で形成された p 型不純物領域) との境界部 (接合部) が明確になる。このことは、後に TFT が完成した時点において、LDD 領域とチャネル形成領域とが非常に良好な接合部を形成しうることを意味する。

【0067】

次に、 $200 \sim 400 \text{ nm}$ 厚の導電膜を形成し、パターンニングしてゲート電極 521 \sim 524 を形成する。なお、ゲート電極は単層の導電膜で形成しても良い

が、必要に応じて二層、三層といった積層膜とすることが好ましい。ゲート電極の材料としては公知の導電膜を用いることができる。

【0068】

具体的には、タンタル (Ta)、チタン (Ti)、モリブデン (Mo)、タングステン (W)、クロム (Cr)、アルミニウム (Al)、銅 (Cu)、銀 (Ag) または、導電性を有するシリコン (Si) から選ばれた元素でなる膜、または前記元素の窒化物でなる膜 (代表的には窒化タンタル膜、窒化タングステン膜、窒化チタン膜)、または前記元素を組み合わせた合金膜 (代表的には Mo-W 合金、Mo-Ta 合金)、または前記元素のシリサイド膜 (代表的にはタングステンシリサイド膜、チタンシリサイド膜) を用いることができる。勿論、単層で用いても積層して用いても良い。

【0069】

本実施例では、50nm厚の窒化タングステン (WN) 膜と、350nm厚のタングステン (W) 膜とでなる積層膜を用いる。これはスパッタ法で形成すれば良い。また、スパッタガスとして Xe、Ne 等の不活性ガスを添加すると応力による膜はがれを防止することができる。

【0070】

また、この時、ゲート電極 522 は n 型不純物領域 520 の一部とゲート絶縁膜 514 を介して重なるように形成する。この重なった部分が後にゲート電極と重なった LDD 領域となる。なお、ゲート電極 523a、523b は断面では二つに見えるが、実際は電氣的に接続されている。

【0071】

次に、図 6 (A) に示すように、ゲート電極 521 ~ 524 をマスクとして自己整合的に n 型不純物元素 (本実施例ではリン) を添加する。こうして形成される不純物領域 525 ~ 532 には n 型不純物領域 520 の濃度でリンが添加されるように調節する。具体的には、 $1 \times 10^{16} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ (典型的には $3 \times 10^{17} \sim 3 \times 10^{18} \text{ atoms/cm}^3$) の濃度が好ましい。

【0072】

次に、図 6 (B) に示すように、ゲート電極等を覆う形でレジストマスク 53

3 a ~ 5 3 3 d を形成し、n 型不純物元素（本実施例ではリン）を添加して高濃度にリンを含む不純物領域 5 3 4 ~ 5 3 8 を形成する。ここでもフォスフィン（ PH_3 ）を用いたイオンドープ法で行い、この領域のリンの濃度は $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ （代表的には $2 \times 10^{20} \sim 5 \times 10^{21} \text{ atoms/cm}^3$ ）となるように調節する。

【0073】

この工程によって n チャンネル型 TFT のソース領域若しくはドレイン領域が形成されるが、スイッチング用 TFT は、図 6（A）の工程で形成した n 型不純物領域 5 2 8 ~ 5 3 0 の一部を残す。この残された領域が、図 1 におけるスイッチング用 TFT の LDD 領域 1 5 a ~ 1 5 d に対応する。

【0074】

次に、図 6（C）に示すように、レジストマスク 5 3 3 a ~ 5 3 3 d を除去し、新たにレジストマスク 5 3 9 を形成する。そして、p 型不純物元素（本実施例ではボロン）を添加し、高濃度にボロンを含む不純物領域 5 4 0 ~ 5 4 3 を形成する。ここではジボラン（ B_2H_6 ）を用いたイオンドープ法により $3 \times 10^{20} \sim 3 \times 10^{21} \text{ atoms/cm}^3$ （代表的には $5 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ ）濃度となるようにボロンを添加する。

【0075】

なお、不純物領域 5 4 0 ~ 5 4 3 には既に $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ の濃度でリンが添加されているが、ここで添加されるボロンはその少なくとも 3 倍以上の濃度で添加される。そのため、予め形成されていた n 型の不純物領域は完全に p 型に反転し、p 型の不純物領域として機能する。

【0076】

次に、図 6（D）に示すように、レジストマスク 5 3 9 を除去した後、第 1 層間絶縁膜 5 4 4 を形成する。第 1 層間絶縁膜 5 4 4 としては、珪素を含む絶縁膜を単層で用いるか、その中で組み合わせた積層膜を用いれば良い。また、膜厚は $400 \text{ nm} \sim 1.5 \mu\text{m}$ とすれば良い。本実施例では、 200 nm 厚の窒化酸化珪素膜の上に 800 nm 厚の酸化珪素膜を積層した構造とする。

【0077】

その後、それぞれの濃度で添加された n 型または p 型不純物元素を活性化する。活性化手段としては、ファーンেসアニール法が好ましい。本実施例では電熱炉において窒素雰囲気中、550℃、4 時間の熱処理を行う。

【0078】

さらに、3～100%の水素を含む雰囲気中で、300～450℃で1～12 時間の熱処理を行い水素化処理を行う。この工程は熱的に励起された水素により半導体膜の不對結合手を水素終端する工程である。水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）を行っても良い。

【0079】

なお、水素化処理は第1層間絶縁膜544を形成する間に入れても良い。即ち、200nm厚の窒化酸化珪素膜を形成した後で上記のように水素化処理を行い、その後で残り800nm厚の酸化珪素膜を形成しても構わない。

【0080】

次に、図7（A）に示すように、第1層間絶縁膜544に対してコンタクトホールを形成し、ソース配線545～548と、ドレイン配線549～551を形成する。加えて、分離層を効率よく除去するために、画素の各所に分離層501aまで達するコンタクトホールを形成する。また、ここでは図示しないが、外部の配線と接続させるために端子部において、分離層501aまで達するコンタクトホールを形成し、ソース配線またはドレイン配線と接続する配線を形成している。また、上記分離層501aまで達するコンタクトホールは、第1層間絶縁膜544、保護膜504、ゲート絶縁膜514、下地膜501bを順次エッチングすることによって形成する。なお、本実施例ではこの電極を、Ti膜を100nm、Tiを含むアルミニウム膜を300nm、Ti膜150nmをスパッタ法で連続形成した3層構造の積層膜とする。勿論、他の導電膜でも良い。

【0081】

次に、50～500nm（代表的には200～300nm）の厚さで第1パッシベーション膜552を形成する。本実施例では第1パッシベーション膜552として300nm厚の窒化酸化シリコン膜を用いる。これは窒化シリコン膜で代用しても良い。

【 0 0 8 2 】

この時、窒化酸化シリコン膜の形成に先立って H_2 、 NH_3 等水素を含むガスを用いてプラズマ処理を行うことは有効である。この前処理により励起された水素が第1層間絶縁膜544に供給され、熱処理を行うことで、第1パッシベーション膜552の膜質が改善される。それと同時に、第1層間絶縁膜544に添加された水素が下層側に拡散するため、効果的に活性層を水素化することができる。

【 0 0 8 3 】

次に、図7(B)に示すように、有機樹脂からなる第2層間絶縁膜553を形成する。有機樹脂としてはポリイミド、アクリル、BCB（ベンゾシクロブテン）等を使用することができる。特に、第2層間絶縁膜553はTFEが形成する段差を平坦化する必要があるので、平坦性に優れたアクリル膜が好ましい。本実施例では2.5 μm の厚さでアクリル膜を形成する。

【 0 0 8 4 】

次に、第2層間絶縁膜553、第1パッシベーション膜552にドレイン配線551に達するコンタクトホールを形成し、画素電極（陽極）554を形成する。本実施例では酸化インジウム・スズ（ITO）膜を110nmの厚さに形成し、パターニングを行って画素電極とする。また、酸化インジウムに2～20%の酸化亜鉛（ZnO）を混合した透明導電膜を用いても良い。この画素電極がEL素子の陽極となる。

【 0 0 8 5 】

次に、珪素を含む絶縁膜（本実施例では酸化珪素膜）を500nmの厚さに形成し、画素電極554に対応する位置に開口部を形成して第3層間絶縁膜555を形成する。開口部を形成する際、ウェットエッチング法を用いることで容易にテーパー形状の側壁とすることができる。開口部の側壁が十分になだらかでないと段差に起因するEL層の劣化が顕著な問題となってしまう。

【 0 0 8 6 】

次に、EL層556及び陰極（MgAg電極）557を、真空蒸着法を用いて大気解放しないで連続形成する。なお、EL層556の膜厚は800～200nm（典型的には100～120nm）、陰極557の厚さは180～300nm

m (典型的には 200 ~ 250 nm) とすれば良い。

【0087】

この工程では、赤色に対応する画素、緑色に対応する画素及び青色に対応する画素に対して順次 EL 層及び陰極を形成する。但し、EL 層は溶液に対する耐性に乏しいためフォトリソグラフィ技術を用いずに各色個別に形成しなくてはならない。そこでメタルマスクを用いて所望の画素以外を隠し、必要箇所だけ選択的に EL 層及び陰極を形成するのが好ましい。

【0088】

即ち、まず赤色に対応する画素以外を全て隠すマスクをセットし、そのマスクを用いて赤色発光の EL 層及び陰極を選択的に形成する。次いで、緑色に対応する画素以外を全て隠すマスクをセットし、そのマスクを用いて緑色発光の EL 層及び陰極を選択的に形成する。次いで、同様に青色に対応する画素以外を全て隠すマスクをセットし、そのマスクを用いて青色発光の EL 層及び陰極を選択的に形成する。なお、ここでは全て異なるマスクを用いるように記載しているが、同じマスクを使いまわしても構わない。また、全画素に EL 層及び陰極を形成するまで真空を破らずに処理することが好ましい。

【0089】

なお、EL 層 556 としては公知の材料を用いることができる。公知の材料としては、駆動電圧を考慮すると有機材料を用いるのが好ましい。例えば正孔注入層、正孔輸送層、発光層及び電子注入層でなる 4 層構造を EL 層とすれば良い。また、本実施例では EL 素子の陰極として MgAg 電極を用いた例を示すが、公知の他の材料であっても良い。

【0090】

なお、緑色の発光層を形成する時は、発光層の母体材料として Alq_3 (トリス-8-キノリノラトアルミニウム錯体) を用い、キナクリドンもしくはクマリン 6 をドーパントとして添加する。また、赤色の発光層を形成する時は、発光層の母体材料として Alq_3 を用い、DCJT、DCM1 もしくは DCM2 をドーパントとして添加する。また、青色の発光層を形成する時は、発光層の母体材料として $BAIq_3$ (2-メチル-8-キノリノールとフェノール誘導体の混合配

位子を持つ 5 配位の錯体) を用い、ペリレンをドーパントとして添加する。

【0091】

勿論、上記有機材料に限定する必要はなく、公知の低分子系有機 EL 材料、高分子系有機 EL 材料もしくは無機 EL 材料を用いることが可能である。高分子系有機 EL 材料を用いる場合は塗布法を用いることもできる。

【0092】

また、保護電極 558 としてはアルミニウムを主成分とする導電膜を用いれば良い。保護電極 558 は EL 層及び陰極を形成した時とは異なるマスクを用いて真空蒸着法で形成すれば良い。また、EL 層及び陰極を形成した後で大気解放しないで連続的に形成することが好ましい。

【0093】

最後に、窒化珪素膜でなる第 2 パッシベーション膜 559 を 300 nm の厚さに形成する。実際には保護電極 558 が EL 層を水分等から保護する役割を果たすが、さらに第 2 パッシベーション膜 559 を形成しておくことで、EL 素子の信頼性をさらに高めることができる。

【0094】

こうして第 1 の基板 500 上に図 7 (C) に示すような構造のアクティブマトリクス型 EL 表示装置が完成する。なお、実際には、図 7 (C) まで完成したら、さらに外気に曝されないように気密性の高い保護フィルム (ラミネートフィルム、紫外線硬化樹脂フィルム等) やセラミックス製シーリングカンなどのハウジング材でパッケージング (封入) することが好ましい。その際、ハウジング材の内部を不活性雰囲気にしたり、内部に吸湿性材料 (例えば酸化バリウム) を配置することで EL 層の信頼性 (寿命) が向上する。

【0095】

[実施例 2]

本実施例では、実施例 1 の工程終了後、実施例 1 で第 1 の基板上に形成された TFT 及び EL 素子をプラスチック基板に移す工程の一例を図 8、図 9 に説明する。

【0096】

まず、実施例 1 に従って図 7 (C) の状態を得る。ただし、本実施例では、カラーフィルタを用いるため、白色発光の有機 EL 層を備えた EL 素子を用いた。具体的には、発光層として、特開平 8 - 9 6 9 5 9 号公報または特開平 9 - 6 3 7 7 0 号公報に記載された材料を用いれば良い。本実施例では発光層として 1, 2 - ジクロロメタンに、P V K (ポリビニルカルバゾール)、B u - P B D (2 - (4' - tert - ブチルフェニル) - 5 - (4' - ビフェニル) - 1, 3, 4 - オキサジアゾール)、クマリン 6、D C M 1 (4 - ジシアノメチレン - 2 - メチル - 6 - p - ジメチルアミノスチリル - 4 H - ピラン)、T P B (テトラフェニルブタジエン)、ナイルレッドを溶解したものを用いる。

【0097】

なお、図 8 (A) は、図 7 (C) に対応している。また、図 7 (C) 中の第 1 の基板 5 0 0 は第 1 の基板 6 0 0 に対応し、分離層 5 0 1 a は分離層 6 0 1 に対応している。ただし、実施例 1 では示さなかったが図 8 (A) では端子部も示している。端子部においてソース配線またはドレイン配線と接続している配線は分離層 6 0 1 と接して形成されている。

【0098】

次に、図 8 (B) に示すように、第 1 接着層 6 0 3 により素子を固定するための基板 (以下、固定基板という) 6 0 2 を貼り合わせる。本実施の形態では固定基板 6 0 2 として可撓性のプラスチックフィルムを用いるが、ガラス基板、石英基板、プラスチック基板、シリコン基板もしくはセラミックス基板を用いても良い。また、第 1 接着層 6 0 3 としては、後に分離層 6 0 1 を除去する際に選択比のとれる材料を用いる必要がある。

【0099】

代表的には樹脂からなる絶縁膜を用いることができ、本実施の形態ではポリイミドを用いるが、アクリル、ポリアミドもしくはエポキシ樹脂を用いても良い。なお、EL 素子から見て観測者側 (電気光学装置の使用者側) に位置する場合は、光を透過する材料であることが必要である。

【0100】

図 8 (B) のプロセスを行うことによりパッケージング処理と同様に、EL 素

子を完全に大気から遮断することができる。これにより酸化による有機EL材料の劣化をほぼ完全に抑制することができ、EL素子の信頼性を大幅に向上させることができる。

【0101】

次に、図8(C)に示すように、EL素子の形成された第1の基板600全体を、フッ化ハロゲンを含むガス中に晒し、分離層601の除去を行う。本実施の形態ではフッ化ハロゲンとして三フッ化塩素(ClF_3)を用い、希釈ガスとして窒素を用いる。希釈ガスとしては、アルゴン、ヘリウムもしくはネオンを用いても良い。流量は共に500 sccm ($8.35 \times 10^{-6} \text{m}^3/\text{s}$)とし、反応圧力は1~10 Torr ($1.3 \times 10^2 \sim 1.3 \times 10^3 \text{Pa}$)とすれば良い。また、処理温度は室温(典型的には20~27℃)で良い。

【0102】

この場合、シリコン膜はエッチングされるが、プラスチックフィルム、ガラス基板、ポリイミド膜、酸化シリコン膜はエッチングされない。即ち、三フッ化塩素ガスに晒すことで分離層601が選択的にエッチングされ、最終的には完全に除去される。なお、同じくシリコン膜で形成されている活性層はゲート絶縁膜に覆われているため三フッ化塩素ガスに晒されることがなく、エッチングされることはない。

【0103】

本実施例の場合、分離層601は露呈した端部から徐々にエッチングされていき、完全に除去された時点で第1の基板600と下地膜が分離される。このとき、TFT及びEL素子は薄膜を積層して形成されているが、固定基板602に移された形で残る。

【0104】

なお、ここでは分離層601が端部からエッチングされていくことになるが、第1の基板600が大きくなると完全に除去されるまでの時間が長くなり好ましいものではない。従って、第1の基板600が対角3インチ以下(好ましくは対角1インチ以下)である場合に望ましい。

【0105】

こうして固定基板 6 0 2 に T F T 及び E L 素子に移したら、図 9 (A) に示すように、第 2 接着層 6 0 8 を形成し、プラスチック基板である第 2 基板 6 0 5 を貼り合わせる。なお、第 2 の基板 6 0 5 には、画素部において、各画素及び T F T の位置に対応するカラーフィルタ 6 0 6 が設けられ、端子部において端子接続部 6 0 7 と、露呈した配線と接するように端子接続部上に設けられた導電性フィラーを含む導電異方性接着剤 6 0 9 とが設けられている。

【0106】

このとき、各カラーフィルタ 6 0 6 はスピンコート法とフォトリソグラフィ技術との組み合わせもしくは印刷法を用いて形成することができるため、問題なくプラスチックフィルム上に形成することができる。また、素子形成基板上にカラーフィルタを形成する場合に比べて、歩留まりの向上が期待できる。

【0107】

また、第 2 接着層 6 0 8 としては樹脂からなる絶縁膜（代表的にはポリイミド、アクリル、ポリアミドもしくはエポキシ樹脂）を用いても良いし、無機絶縁膜（代表的には酸化シリコン膜）を用いても良い。

【0108】

こうして第 1 の基板 6 0 0 から第 2 の基板 6 0 5 へと T F T 及び E L 素子に移される。その結果、図 9 (B) に示したように、第 2 の基板 6 0 5 上に画素部 6 1 2、駆動回路部 6 1 1、端子部 6 1 0 が設けられたフレキシブルな E L 表示装置を得ることができる。

【0109】

また、固定基板 6 0 0 と第 2 の基板 6 0 5 を同一材料（プラスチックフィルム）とすると熱膨張係数が等しくなるので、温度変化による応力歪みの影響を受けにくくすることができる。

【0110】

〔実施例 3〕

本実施例では実施例 2 に示した端子部とは異なる構造の端子部を図 1 0 (A) に示す。

【0111】

図 1 0 (A) において、T F T 素子及び E L 素子の構成は実施例 2 と同一であるので省略する。

【 0 1 1 2 】

以下に図 1 0 (A) に示した端子部の作製方法を示す。まず、第 2 の基板上に、実施例 2 と同様にカラーフィルタを形成する。次いで、このカラーフィルタを覆う保護膜 7 0 5 を形成する。次いで、保護膜上に露呈された配線と重なる位置に第 1 電極 7 0 4 を形成する。次いで、この状態の第 2 基板と下地膜 7 0 0 とを接着層で接着する。次いで、第 2 の基板 7 0 5、保護膜 7 0 5 を順次エッチングして電極 7 0 4 に達するコンタクトホールを形成する。次いで、第 2 電極 7 0 6 を形成する。こうして図 1 0 (A) に示した端子部 7 0 1 が形成される。

【 0 1 1 3 】

また、上記端子部とは構造が異なる他の例を図 1 0 (B) に示す。

【 0 1 1 4 】

図 1 0 (B) において、画素部 8 0 3 及び駆動回路部 8 0 2 を形成する際、下地膜 8 0 0 を形成する前に電極 8 0 4 を形成しておく。そして、貼り合わせる第 2 の基板 8 0 5 の端部と固定基板との端部をずらすことによって、電極 8 0 4 を露出させたままの状態とする。こうして端子部 8 0 1 が形成される。

【 0 1 1 5 】

本実施例は、実施例 1 または実施例 2 と自由に組み合わせることが可能である。

【 0 1 1 6 】

〔実施例 4〕

実施例 1 及び実施例 2 に従い、パッケージング等の処理により気密性を高めたら、第 2 の基板（プラスチック基板）上に形成された素子又は回路から引き回された端子接続部 6 0 7（図 9（A））と外部信号端子とを接続するためのコネクター（フレキシブルプリントサーキット：F P C）を取り付けて製品として完成する。このような出荷できる状態にまでした E L 表示装置を本明細書中では E L モジュールという。

【 0 1 1 7 】

本実施例では、本実施例のアクティブマトリクス型E L表示装置の構成を図11の斜視図を用いて説明する。本実施例のアクティブマトリクス型E L表示装置は、プラスチック基板901上に形成された、画素部902と、ゲート側駆動回路903と、ソース側駆動回路904で構成される。画素部のスイッチング用TFT905はnチャンネル型TFTであり、ゲート側駆動回路903に接続されたゲート配線906、ソース側駆動回路904に接続されたソース配線907の交点に配置されている。また、スイッチング用TFT905のドレインは電流制御用TFT908のゲートに接続されている。

【0118】

さらに、電流制御用TFT908のソース側は電源供給線909に接続される。本実施例のような構造では、E L駆動電源線909には接地電位（アース電位）が与えられている。また、電流制御用TFT908のドレインにはE L素子910が接続されている。また、このE L素子910のカソードには所定の電圧（本実施例では10～12V）が加えられる。

【0119】

そして、外部入出力端子となるFPC911には駆動回路まで信号を伝達するための入出力配線（接続配線）912、913、及びE L駆動電源線909に接続された入出力配線914が設けられている。また、ここでは固定基板915でパッケージングしている。

【0120】

また、本実施例は実施例1乃至3のいずれか一と自由に組み合わせることが可能である。

【0121】

〔実施例5〕

本発明の実施例を図16～図18を用いて説明する。ここでは、画素部の画素TFTおよび保持容量と、画素部の周辺に設けられる駆動回路のTFTを同時に作製する方法について工程に従って詳細に説明する。

【0122】

図16（A）において、基板101にはコーニング社の#7059ガラスや#

1737 ガラスなどに代表されるバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板や石英基板などを用いる。

【0123】

そして、基板101のTFTを形成する表面に、後の工程で基板101を分離するために分離層100を形成する。非晶質シリコン膜からなる分離層100は100～500nm（本実施の形態では300nm）の厚さに形成される。分離層100の成膜は減圧熱CVD法、プラズマCVD法、スパッタ法もしくは蒸着法を用いれば良い。分離層100の上には、基板101からの不純物拡散を防ぐために、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜から成る下地膜102を形成する。例えば、プラズマCVD法で SiH_4 、 NH_3 、 N_2O から作製される酸化窒化シリコン膜102aを10～200nm（好ましくは50～100nm）、同様に SiH_4 、 N_2O から作製される酸化窒化水素化シリコン膜102bを50～200nm（好ましくは100～150nm）の厚さに積層形成する。ここでは下地膜102を2層構造として示したが、前記絶縁膜の単層膜または2層以上積層させて形成しても良い。

【0124】

次に、25～80nm（好ましくは30～60nm）の厚さで非晶質構造を有する半導体層103aを、プラズマCVD法やスパッタ法などの方法で形成する。非晶質構造を有する半導体膜には、非晶質半導体層や微結晶半導体膜があり、非晶質シリコンゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用しても良い。プラズマCVD法で非晶質シリコン膜を形成する場合には、下地膜102と非晶質半導体層103aとは両者を連続形成することも可能である。

【0125】

そして、結晶化の工程を行い非晶質半導体層103aから結晶質半導体層103bを作製する。その方法としてレーザーアニール法や熱アニール法（固相成長法）、またはラピットサーマルアニール法（RTA法）を適用することができる。結晶化の工程ではまず、非晶質半導体層が含有する水素を放出させておくことが好ましく、400～500℃で1時間程度の熱処理を行い含有する水素量を5at om%以下にしてから結晶化させると膜表面の荒れを防ぐことができるので良い。

【 0 1 2 6 】

結晶化をレーザーアニール法にて行う場合には、パルス発振型または連続発光型のエキシマレーザーやアルゴンレーザーをその光源とする。パルス発振型のエキシマレーザーを用いる場合には、レーザー光を線状に加工してレーザーアニールを行う。レーザーアニール条件は実施者が適宜選択するものであるが、例えば、レーザーパルス発振周波数 3 0 H z とし、レーザーエネルギー密度を 1 0 0 ~ 5 0 0 m J / c m ² (代表的には 3 0 0 ~ 4 0 0 m J / c m ²) とする。そして線状ビームを基板全面に渡って照射し、この時の線状ビームの重ね合わせ率 (オーバーラップ率) を 8 0 ~ 9 8 % として行う。このようにして図 1 6 (B) に示すように結晶質半導体層 1 0 3 b を得ることができる。

【 0 1 2 7 】

そして、結晶質半導体層 1 0 3 b 上に第 1 のフォトマスク (P M 1) を用い、フォトリソグラフィーの技術を用いてレジストパターンを形成し、ドライエッチングによって結晶質半導体層を島状に分割し、図 1 6 (C) に示すように島状半導体層 1 0 4 ~ 1 0 8 を形成する。結晶質シリコン膜のドライエッチングには C F ₄ と O ₂ の混合ガスを用いる。

【 0 1 2 8 】

その後、プラズマ C V D 法またはスパッタ法により 5 0 ~ 2 0 0 n m の厚さの酸化シリコン膜によるマスク層を形成する。本実施例では 1 3 0 n m の厚さの酸化シリコン膜を形成した。

【 0 1 2 9 】

次いで、ゲート絶縁膜 1 0 9 を形成する。ゲート絶縁膜 1 0 9 はプラズマ C V D 法またはスパッタ法を用い、膜厚を 4 0 ~ 1 5 0 n m としてシリコンを含む絶縁膜で形成する。本実施例では、 1 2 0 n m の厚さで酸化窒化シリコン膜から形成する。また、 S i H ₄ と N ₂ O に O ₂ を添加させて作製された酸化窒化シリコン膜は、膜中の固定電荷密度が低減されているのでこの用途に対して好ましい材料となる。また、 S i H ₄ と N ₂ O と H ₂ とから作製する酸化窒化シリコン膜はゲート絶縁膜との界面欠陥密度を低減できるので好ましい。勿論、ゲート絶縁膜はこのような酸化窒化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を

単層または積層構造として用いても良い。

【0130】

そして、図16(D)に示すように、第1の形状のゲート絶縁膜109上にゲート電極を形成するための耐熱性導電層111を200～400nm（好ましくは250～350nm）の厚さで形成する。耐熱性導電層は単層で形成しても良いし、必要に応じて二層あるいは三層といった複数の層から成る積層構造としても良い。本明細書でいう耐熱性導電層にはTa、Ti、Wから選ばれた元素、または前記元素を成分とする合金か、前記元素を組み合わせた合金膜が含まれる。本実施例ではW膜を300nmの厚さで形成する。W膜はWをターゲットとしてスパッタ法で形成しても良いし、6フッ化タングステン（ WF_6 ）を用いて熱CVD法で形成することもできる。

【0131】

次に、第2のフォトリソマスク（PM2）を用い、フォトリソグラフィーの技術を使用してレジストによるマスク112～117を形成する。そして、第1のエッチング処理を行う。本実施例ではICPエッチング装置を用い、エッチング用ガスに Cl_2 と CF_4 を用い、1Paの圧力で3.2W/cm²のRF（13.56MHz）電力を投入してプラズマを形成して行う。基板側（試料ステージ）にも224mW/cm²のRF（13.56MHz）電力を投入し、これにより実質的に負の自己バイアス電圧が印加される。この条件でW膜のエッチング速度は約100nm/minである。第1のエッチング処理はこのエッチング速度を基にW膜が丁度エッチングされる時間を推定し、それよりもエッチング時間を20%増加させた時間をエッチング時間とした。

【0132】

第1のエッチング処理により第1のテーパー形状を有する導電層118～123が形成される。図17(A)で示すと同様にテーパー部の角度は15～30°が形成される。残渣を残すことなくエッチングするためには、10～20%程度の割合でエッチング時間を増加させるオーバーエッチングを施すものとする。W膜に対する酸化窒化シリコン膜（第1の形状のゲート絶縁膜109）の選択比は2～4（代表的には3）であるので、オーバーエッチング処理により、酸化窒化

シリコン膜が露出した面は20～50nm程度エッチングされ第1のテーパ形状を有する導電層の端部近傍にテーパ形状が形成された第2の形状のゲート絶縁膜134が形成される。

【0133】

そして、第1のドーピング処理を行い一導電型の不純物元素を島状半導体層に添加する。ここでは、n型を付与する不純物元素添加の工程を行う。第1の形状の導電層を形成したマスク112～117をそのまま残し、第1のテーパ形状を有する導電層118～123をマスクとして自己整合的にn型を付与する不純物元素をイオンドープ法で添加する。n型を付与する不純物元素をゲート電極の端部におけるテーパ部とゲート絶縁膜とを通して、その下に位置する半導体層に達するように添加するためにドーズ量を $1 \times 10^{13} \sim 5 \times 10^{14} \text{ atoms/cm}^2$ とし、加速電圧を80～160keVとして行う。n型を付与する不純物元素として15族に属する元素、典型的にはリン(P)または砒素(As)を用いるが、ここではリン(P)を用いた。このようなイオンドープ法により第1の不純物領域124～128には $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atomic/cm}^3$ の濃度範囲でn型を付与する不純物元素が添加され、テーパ部の下方に形成される第2の不純物領域(A)には同領域内で必ずしも均一ではないが $1 \times 10^{17} \sim 1 \times 10^{20} \text{ atomic/cm}^3$ の濃度範囲でn型を付与する不純物元素が添加される。

【0134】

この工程において、第2の不純物領域(A)129～132において、少なくとも第1の形状の導電層118～123と重なった部分に含まれるn型を付与する不純物元素の濃度変化は、テーパ部の膜厚変化を反映する。即ち、第2の不純物領域(A)129～132へ添加されるリン(P)の濃度は、第1の形状の導電層に重なる領域において、該導電層の端部から内側に向かって徐々に濃度が低くなる。これはテーパ部の膜厚の差によって、半導体層に達するリン(P)の濃度が変化するためである。

【0135】

次に、図17(B)に示すように第2のエッチング処理を行う。エッチング処理も同様にICPエッチング装置により行い、エッチングガスに CF_4 と Cl_2 の

混合ガスを用い、RF電力 3.2 W/cm^2 (13.56MHz)、バイアス電力 45 mW/cm^2 (13.56MHz)、圧力 1.0 Pa でエッチングを行う。この条件で形成される第2の形状を有する導電層140～145が形成される。その端部にはテーパ部が形成され、該端部から内側にむかって徐々に厚さが増加するテーパ形状となる。第1のエッチング処理と比較して基板側に印加するバイアス電力を低くした分等方性エッチングの割合が多くなり、テーパ部の角度は $30\sim60^\circ$ となる。また、第2の形状のゲート絶縁膜134の表面が 40 nm 程度エッチングされ、新たに第3の形状のゲート絶縁膜170が形成される。

【0136】

そして、第1のドーピング処理よりもドーズ量を下げ高加速電圧の条件でn型を付与する不純物元素をドーピングする。例えば、加速電圧を $70\sim120\text{ keV}$ とし、 $1\times10^{13}/\text{cm}^2$ のドーズ量で行い、第2の形状を有する導電層140～145と重なる領域の不純物濃度を $1\times10^{16}\sim1\times10^{18}\text{ atoms/cm}^3$ となるようにする。このようにして、第2の不純物領域(B)146～150を形成する。

【0137】

そして、pチャネル型TFTを形成する島状半導体層104、106に一導電型とは逆の導電型の不純物領域156、157を形成する。この場合も第2の形状の導電層140、142をマスクとしてp型を付与する不純物元素を添加し、自己整合的に不純物領域を形成する。このとき、nチャネル型TFTを形成する島状半導体層105、107、108は、第3のフォトマスク(PM3)を用いてレジストのマスク151～153を形成し全面を被覆しておく。ここで形成される不純物領域156、157はジボラン(B_2H_6)を用いたイオンドープ法で形成する。不純物領域156、157のp型を付与する不純物元素の濃度は、 $2\times10^{20}\sim2\times10^{21}\text{ atoms/cm}^3$ となるようにする。

【0138】

しかしながら、この不純物領域156、157は詳細にはn型を付与する不純物元素を含有する3つの領域に分けて見ることができる。第3の不純物領域156a、157aは $1\times10^{20}\sim1\times10^{21}\text{ atoms/cm}^3$ の濃度でn型を付与する不

純物元素を含み、第4の不純物領域(A) 156b、157bは $1 \times 10^{17} \sim 1 \times 10^{20} \text{ atoms/cm}^3$ の濃度でn型を付与する不純物元素を含み、第4の不純物領域(B) 156c、157cは $1 \times 10^{16} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ の濃度でn型を付与する不純物元素を含んでいる。しかし、これらの不純物領域156b、156c、157b、157cのp型を付与する不純物元素の濃度を $1 \times 10^{19} \text{ atoms/cm}^3$ 以上となるようにし、第3の不純物領域156a、157aにおいては、p型を付与する不純物元素の濃度を1.5から3倍となるようにすることにより、第3の不純物領域でpチャネル型TFTのソース領域およびドレイン領域として機能するために何ら問題は生じない。また、第4の不純物領域(B) 156c、157cは一部が第2のテーパ形状を有する導電層140または142と一部が重なって形成される。

【0139】

その後、図18(A)に示すように、ゲート電極およびゲート絶縁膜上から第1の層間絶縁膜158を形成する。第1の層間絶縁膜は酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、またはこれらを組み合わせた積層膜で形成すれば良い。いずれにしても第1の層間絶縁膜158は無機絶縁物材料から形成する。第1の層間絶縁膜158の膜厚は100～200nmとする。

【0140】

そして、それぞれの濃度で添加されたn型またはp型を付与する不純物元素を活性化する工程を行う。この工程はファーンেসアニール炉を用いる熱アニール法で行う。その他に、レーザーアニール法、またはラピッドサーマルアニール法(RTA法)を適用することができる。熱アニール法では酸素濃度が1ppm以下、好ましくは0.1ppm以下の窒素雰囲気中で400～700℃、代表的には500～600℃で行うものであり、本実施例では550℃で4時間の熱処理を行った。

【0141】

活性化の工程に続いて、雰囲気ガスを変化させ、3～100%の水素を含む雰囲気中で、300～450℃で1～12時間の熱処理を行い、島状半導体層を水素化する工程を行う。水素化の他の手段として、プラズマ水素化(プラズマによ

り励起された水素を用いる)を行っても良い。

【0142】

次いで、第2の層間絶縁膜を有機絶縁物材料で形成する。このように、第2の層間絶縁膜を有機絶縁物材料で形成することにより、表面を良好に平坦化させることができる。また、有機樹脂材料は一般に誘電率が低いので、寄生容量を低減することができる。しかし、吸湿性があり保護膜としては適さないので、本実施例のように、第1の層間絶縁膜158として形成した酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜などと組み合わせて用いると良い。

【0143】

その後、第4のフォトマスク(PM4)を用い、所定のパターンのレジストマスクを形成し、それぞれの島状半導体層に形成されソース領域またはドレイン領域とする不純物領域に達するコンタクトホールを形成する。

【0144】

そして、導電性の金属膜をスパッタ法や真空蒸着法で形成し、第5のフォトマスク(PM5)によりレジストマスクパターンを形成し、エッチングによってソース線160~164とドレイン線165~168を形成する。

【0145】

次いで、その上に透明導電膜を80~120nmの厚さで形成し、第6のフォトマスク(PM6)によりパターニングすることによって画素電極(図18(B)において180で示す)を形成した。透明導電膜には酸化インジウム酸化亜鉛合金($\text{In}_2\text{O}_3\text{-ZnO}$)、酸化亜鉛(ZnO)も適した材料であり、さらに可視光の透過率や導電率を高めるためにガリウム(Ga)を添加した酸化亜鉛(ZnO:Ga)などを好適に用いることができる。

【0146】

こうして6枚のフォトマスクにより、同一の基板上に、駆動回路のTFTと画素部の画素TFTとを有した基板を完成させることができる。駆動回路には第1のpチャネル型TFT1100、第1のnチャネル型TFT1101、第2のpチャネル型TFT1102、第2のnチャネル型TFT1103、画素部には画素TFT1104、保持容量1105が形成されている。本明細書では便宜上こ

のような基板をアクティブマトリクス基板と呼ぶ。

【0147】

駆動回路の第1のpチャネル型TFT1100には、第2のテーパ形状を有する導電層がゲート電極220としての機能を有し、島状半導体層104にチャネル形成領域206、ソース領域またはドレイン領域として機能する第3の不純物領域207a、ゲート電極220と重ならないLDD領域を形成する第4の不純物領域(A)207b、一部がゲート電極220と重なるLDD領域を形成する第4の不純物領域(B)207cを有する構造となっている。

【0148】

第1のnチャネル型TFT1101には、第2のテーパ形状を有する導電層がゲート電極221としての機能を有し、島状半導体層105にチャネル形成領域208、ソース領域またはドレイン領域として機能する第1の不純物領域209a、ゲート電極221と重ならないLDD領域を形成する第2の不純物領域(A)(A)209b、一部がゲート電極221と重なるLDD領域を形成する第2の不純物領域(B)209cを有する構造となっている。チャネル長2~7 μ mに対して、第2の不純物領域(B)209cがゲート電極221と重なる部分の長さは0.1~0.3 μ mとする。このLovの長さはゲート電極221の厚さとテーパ部の角度から制御する。nチャネル型TFTにおいてこのようなLDD領域を形成することにより、ドレイン領域近傍に発生する高電界を緩和して、ホットキャリアの発生を防ぎ、TFTの劣化を防止することができる。

【0149】

駆動回路の第2のpチャネル型TFT1102は同様に、第2のテーパ形状を有する導電層がゲート電極222としての機能を有し、島状半導体層106にチャネル形成領域210、ソース領域またはドレイン領域として機能する第3の不純物領域211a、ゲート電極222と重ならないLDD領域を形成する第4の不純物領域(A)211b、一部がゲート電極222と重なるLDD領域を形成する第4の不純物領域(B)211cを有する構造となっている。

【0150】

駆動回路の第2のnチャネル型TFT1103には、第2のテーパ形状を有

する導電層がゲート電極 2 2 3 としての機能を有し、島状半導体層 1 0 7 にチャネル形成領域 2 1 2、ソース領域またはドレイン領域として機能する第 1 の不純物領域 2 1 3 a、ゲート電極 2 2 3 と重ならない L D D 領域を形成する第 2 の不純物領域 (A) 2 1 3 b、一部がゲート電極 2 2 3 と重なる L D D 領域を形成する第 2 の不純物領域 (B) 2 1 3 c を有する構造となっている。第 2 の n チャネル型 T F T 2 0 1 と同様に第 2 の不純物領域 (B) 2 1 3 c がゲート電極 2 2 3 と重なる部分の長さは 0. 1 ~ 0. 3 μ m とする。

【 0 1 5 1 】

〔実施例 6〕

本実施例では、実施例 5 で得られたアクティブマトリクス基板から液晶表示装置を作製する例を示す。

【 0 1 5 2 】

実施例 5 に従い図 1 8 (B) の状態を得た後、配向膜を形成し、固定基板とシール材で貼り合わせる。なお、透光性を有する固定基板 1 0 0 1 には対向電極 1 0 0 2、配向膜 1 0 0 3 が形成されている。また、図示しないがスペーサとシール材に含まれるフィラーとで基板間隔が保たれている。また、基板間には液晶 1 0 0 4 が充填される。

【 0 1 5 3 】

次いで、実施例 2 に示したように基板全体をフッ化ハロゲンを含むガス中に晒し、分離層 1 0 0 の除去を行う。本実施例ではフッ化ハロゲンとして三フッ化塩素 (ClF_3) を用い、希釈ガスとして窒素を用いる。流量は共に 5 0 0 s c c m ($8. 3 5 \times 1 0^{-6} \text{ m}^3 / \text{s}$) とし、反応圧力は 1 ~ 1 0 T o r r ($1. 3 \times 1 0^2 \sim 1. 3 \times 1 0^3 \text{ P a}$) とすれば良い。また、処理温度は室温 (典型的には 2 0 ~ 2 7 $^{\circ}\text{C}$) で良い。

【 0 1 5 4 】

この場合、シリコン膜はエッチングされるが、プラスチックフィルム、ガラス基板、ポリイミド膜、酸化シリコン膜はエッチングされない。即ち、三フッ化塩素ガスに晒すことで分離層 1 0 0 が選択的にエッチングされ、最終的には完全に除去される。

【0155】

本実施例の場合、分離層100は露呈した端部から徐々にエッチングされていき、完全に除去された時点で第1の基板101と下地膜102が分離される。

【0156】

次いで、下地膜102と第2の基板（プラスチック基板）1108とを接着層1107で貼り合わせる。（図12）また、第2の基板（プラスチック基板）1108上には、画素部においては各画素電極毎にRGBのいずれかのカラーフィルタ1106が配置されている。また、遮光するため各TFTと重なるように赤色のカラーフィルタが配置されている。なお、図12の画素部は赤（R）の画素のものである。また、図13に緑（G）または青（B）の画素の場合における画素部の断面構造図の一例を示した。TFTと重なるカラーフィルタは赤のカラーフィルタ1106aとし、開口部1109と重なるカラーフィルタは緑（G）または青（B）のカラーフィルタ1106bを配置する。

【0157】

また、図12、図13、及び図16～図18には端子部を図示していないが、実施例2または実施例3で示した端子部のいずれか一の構成と同様に分離層に達するコンタクトホールを形成し、所望の配線と接続する電極を作製すればよい。

【0158】

〔実施例7〕

実施例6に示したカラーフィルタ1106において、図14にストライプ状のカラーフィルタとした場合を適用した一例を本実施例に示す。図14（A）は基板1400上に設けられた画素部1401、ソース線側駆動回路1402、及びゲート線側駆動回路1403とカラーフィルタ1404～1405との配置関係を簡略に示した上面図である。本実施例は、周辺回路である駆動回路1402、1403上に赤のカラーフィルタ（R）1404a、1404bが設けられ、TFTの活性層の光劣化を防止すると同時に平坦化の役割も果たしている。また、画素部1401上にはストライプ状にカラーフィルタ（B）1405b、カラーフィルタ（R）1405a、カラーフィルタ（G）1405cが繰り返し配置されている。図14（B）に画素の一部（3×3行列）を拡大した模式図を示した

。図 1 4 (B) に示すように画素 T F T 部 1 4 0 7 を保護するカラーフィルタ 1 4 0 5 d が各画素毎に形成されている。なお、ここではソース線、ゲート線、電極を図示していないが、各カラーフィルタの間隙と重なるように配置されているため、光漏れはない。このようにすることによってカラーフィルタ 1 4 0 5 d はブラックマスクの役割を果たすため、従来必要であったブラックマスクの形成工程が省略できる。また、ここでは画素電極と画素 T F T とを接続するコンタクトホールを図示していないが、実際には画素 T F T と画素電極との層間にカラーフィルタを形成しているためコンタクトホールの箇所には開口が存在している。

【 0 1 5 9 】

〔実施例 8〕

本実施例は実施例 7 とは異なるカラーフィルタの配置の例を図 1 5 に示す。

【 0 1 6 0 】

図 1 5 (A) は基板 1 5 0 0 上に設けられた画素部 1 5 0 1、ソース線側駆動回路 1 5 0 2、及びゲート線側駆動回路 1 5 0 3 とカラーフィルタ 1 5 0 4、1 5 0 5 との配置関係を簡略に示した上面図である。本発明は、周辺回路である駆動回路 1 5 0 2、1 5 0 3 上に赤のカラーフィルタ (R) 1 5 0 4 a が設けられ、T F T の活性層の光劣化を防止すると同時に平坦化の役割も果たしている。また、画素部 1 5 0 1 上にはマトリクス状にカラーフィルタ (B) 1 5 0 5 b、カラーフィルタ (G) 1 5 0 5 c が配置され、それらの間隙を埋めるようにカラーフィルタ (R) 1 5 0 5 a が形成されている。図 1 5 (B) に画素の一部 (3 × 3 行列) を拡大した模式図を示した。図 1 5 (B) に示すように画素 T F T 部 1 5 0 7 を保護するカラーフィルタ 1 5 0 5 d は互いに繋がっている。なお、ここではソース線、ゲート線、電極を図示していないが、各カラーフィルタの間隙と重なるように配置されているため、光漏れはない。このようにすることによってカラーフィルタ 1 5 0 5 a はブラックマスクの役割を果たすため、従来必要であったブラックマスクの形成工程が省略できる。また、ここでは画素電極と画素 T F T とを接続するコンタクトホールを図示していないが、実際には画素 T F T と画素電極との層間にカラーフィルタを形成しているためコンタクトホールの箇所には開口が存在している。

【0161】

〔実施例9〕

実施例5～8を用いて得られたアクティブマトリクス型液晶表示装置の構成を図19の斜視図を用いて説明する。なお、図19において、図12、図13、図16～図18と同じ符号同士は対応している。図19においてアクティブマトリクス型液晶表示装置は、プラスチック基板1108上に形成された、画素部1204と、走査信号駆動回路1205と、画像信号駆動回路1206とその他の信号処理回路1207とで構成される。画素部1204には画素TFT1104と保持容量1105が設けられ、画素部の周辺に設けられる駆動回路はCMOS回路を基本として構成されている。走査信号駆動回路1205と、画像信号駆動回路1206はそれぞれゲート配線224とソース配線164で画素TFT1104に接続している。また、フレキシブルプリント配線板(Flexible Printed Circuit: FPC)1208が外部入力端子1202に接続していて画像信号などを入力するのに用いる。そして接続配線1203でそれぞれの駆動回路に接続している。また、基板1108には図示していないが、カラーフィルタが設けられている。

【0162】

〔実施例10〕

実施例1～4ではEL素子を用いた電気光学装置を例にして説明してきたが、本願発明はEC(エレクトロクロミクス)表示装置、フィールドエミッションディスプレイ(FED)または半導体を用いた発光ダイオードを有する電気光学装置に用いることも可能である。

【0163】

〔実施例11〕

本願発明を実施して形成されたCMOS回路や画素部は様々な電気光学装置(アクティブマトリクス型液晶表示装置、アクティブマトリクス型EL表示装置、アクティブマトリクス型EC表示装置)に用いることができる。即ち、それら電気光学装置を表示部に組み込んだ電子機器全てに本願発明を実施できる。

【0164】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、プロジェクター（リア型またはフロント型）、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図 2 1 及び図 2 2 に示す。

【 0 1 6 5 】

図 2 1 (A) はパーソナルコンピュータであり、本体 2 0 0 1、画像入力部 2 0 0 2、表示部 2 0 0 3、キーボード 2 0 0 4 等を含む。本発明を画像入力部 2 0 0 2、表示部 2 0 0 3 やその他の信号制御回路に適用することができる。

【 0 1 6 6 】

図 2 1 (B) はビデオカメラであり、本体 2 1 0 1、表示部 2 1 0 2、音声入力部 2 1 0 3、操作スイッチ 2 1 0 4、バッテリー 2 1 0 5、受像部 2 1 0 6 等を含む。本発明を表示部 2 1 0 2 やその他の信号制御回路に適用することができる。

【 0 1 6 7 】

図 2 1 (C) はモバイルコンピュータ（モービルコンピュータ）であり、本体 2 2 0 1、カメラ部 2 2 0 2、受像部 2 2 0 3、操作スイッチ 2 2 0 4、表示部 2 2 0 5 等を含む。本発明は表示部 2 2 0 5 やその他の信号制御回路に適用できる。

【 0 1 6 8 】

図 2 1 (D) はゴーグル型ディスプレイであり、本体 2 3 0 1、表示部 2 3 0 2、アーム部 2 3 0 3 等を含む。本発明は表示部 2 3 0 2 やその他の信号制御回路に適用することができる。

【 0 1 6 9 】

図 2 1 (E) はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体 2 4 0 1、表示部 2 4 0 2、スピーカ部 2 4 0 3、記録媒体 2 4 0 4、操作スイッチ 2 4 0 5 等を含む。なお、このプレーヤーは記録媒体として DVD (Digital Versatile Disc)、CD 等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。

本発明は表示部 2 4 0 2 やその他の信号制御回路に適用することができる。

【 0 1 7 0 】

図 2 1 (F) はデジタルカメラであり、本体 2 5 0 1 、表示部 2 5 0 2 、接眼部 2 5 0 3 、操作スイッチ 2 5 0 4 、受像部 (図示しない) 等を含む。本願発明を表示部 2 5 0 2 やその他の信号制御回路に適用することができる。

【 0 1 7 1 】

図 2 2 (A) は携帯電話であり、本体 2 9 0 1 、音声出力部 2 9 0 2 、音声入力部 2 9 0 3 、表示部 2 9 0 4 、操作スイッチ 2 9 0 5 、アンテナ 2 9 0 6 等を含む。本願発明を音声出力部 2 9 0 2 、音声入力部 2 9 0 3 、表示部 2 9 0 4 やその他の信号制御回路に適用することができる。

【 0 1 7 2 】

図 2 2 (B) は携帯書籍 (電子書籍) であり、本体 3 0 0 1 、表示部 3 0 0 2 、 3 0 0 3 、記憶媒体 3 0 0 4 、操作スイッチ 3 0 0 5 、アンテナ 3 0 0 6 等を含む。本発明は表示部 3 0 0 2 、 3 0 0 3 やその他の信号回路に適用することができる。

【 0 1 7 3 】

図 2 2 (C) はディスプレイであり、本体 3 1 0 1 、支持台 3 1 0 2 、表示部 3 1 0 3 等を含む。本発明は表示部 3 1 0 3 に適用することができる。本発明のディスプレイは特に大画面化した場合において有利であり、対角 1 0 インチ以上 (特に 3 0 インチ以上) のディスプレイには有利である。

【 0 1 7 4 】

以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例 1 ～ 1 0 のどのような組み合わせからなる構成を用いても実現することができる。

【 0 1 7 5 】

【 発明の効果 】

本発明は、半導体素子の作製過程においてプラスチックよりも耐熱性の高い基板 (素子形成基板) を用いるため、電気特性の高い半導体素子を作製することができる。さらに、半導体素子及び発光素子を形成した後で前記素子形成基板を剥

離し、プラスチック支持体を貼り合わせる。

【0176】

そのため、プラスチック支持体を支持基板とし、且つ、高性能な電気光学装置を作製することが可能となる。また、支持基板がプラスチックであるため、フレキシブルな電気光学装置にすることもでき、且つ、軽量の電気光学装置とすることが可能である。

【0177】

また、半導体素子及び発光素子が設けられた下地膜とプラスチック支持体との間にカラーフィルタを設けることによりカラー化を達成するとともに、TFTの遮光膜として機能させることができ、装置の信頼性を向上させることができる。

【図面の簡単な説明】

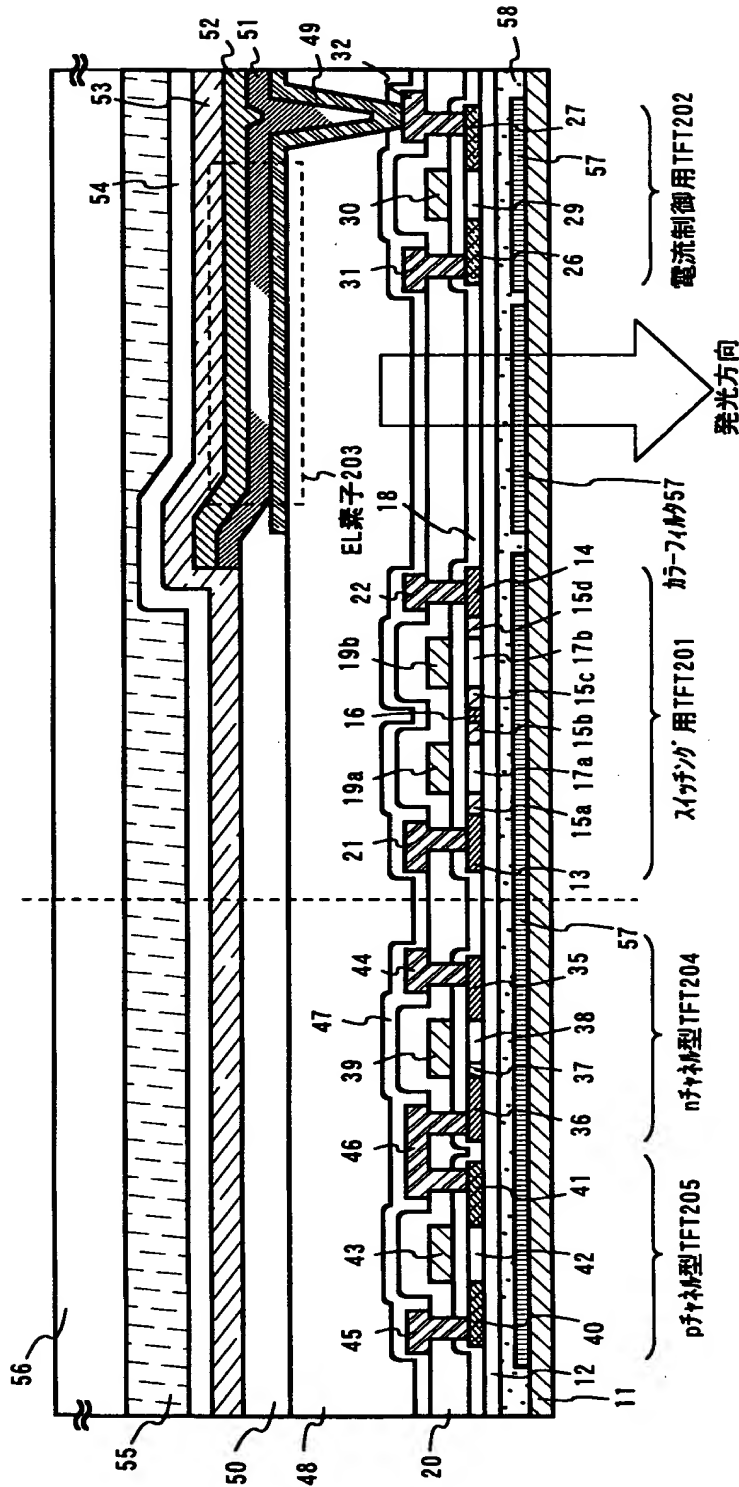
- 【図1】 本発明のEL表示装置を示す図。
- 【図2】 各画素における発光方向を示す図。
- 【図3】 本発明の上面図を示す図。
- 【図4】 EL表示装置の作製工程を示す図。（実施例1）
- 【図5】 EL表示装置の作製工程を示す図。（実施例1）
- 【図6】 EL表示装置の作製工程を示す図。（実施例1）
- 【図7】 EL表示装置の作製工程を示す図。（実施例1）
- 【図8】 EL表示装置の作製工程を示す図。（実施例2）
- 【図9】 EL表示装置の作製工程を示す図。（実施例2）
- 【図10】 本発明のEL表示装置の端子部を示す図。
- 【図11】 本発明のEL表示装置の外観を示す図。
- 【図12】 アクティブマトリクス型液晶表示装置の断面構造図。
- 【図13】 液晶表示装置の画素部の断面構造図。
- 【図14】 カラーフィルタの画素の配置例を示す図。
- 【図15】 カラーフィルタの画素の配置例を示す図。
- 【図16】 AM-LCDの作製工程を示す図。
- 【図17】 AM-LCDの作製工程を示す図。
- 【図18】 AM-LCDの作製工程を示す図。

- 【図 1 9】 AM-LCDの外観を示す図。
- 【図 2 0】 非単結晶珪素膜に対する吸収率を示す図。
- 【図 2 1】 電子機器の一例を示す図。
- 【図 2 2】 電子機器の一例を示す図。

【書類名】

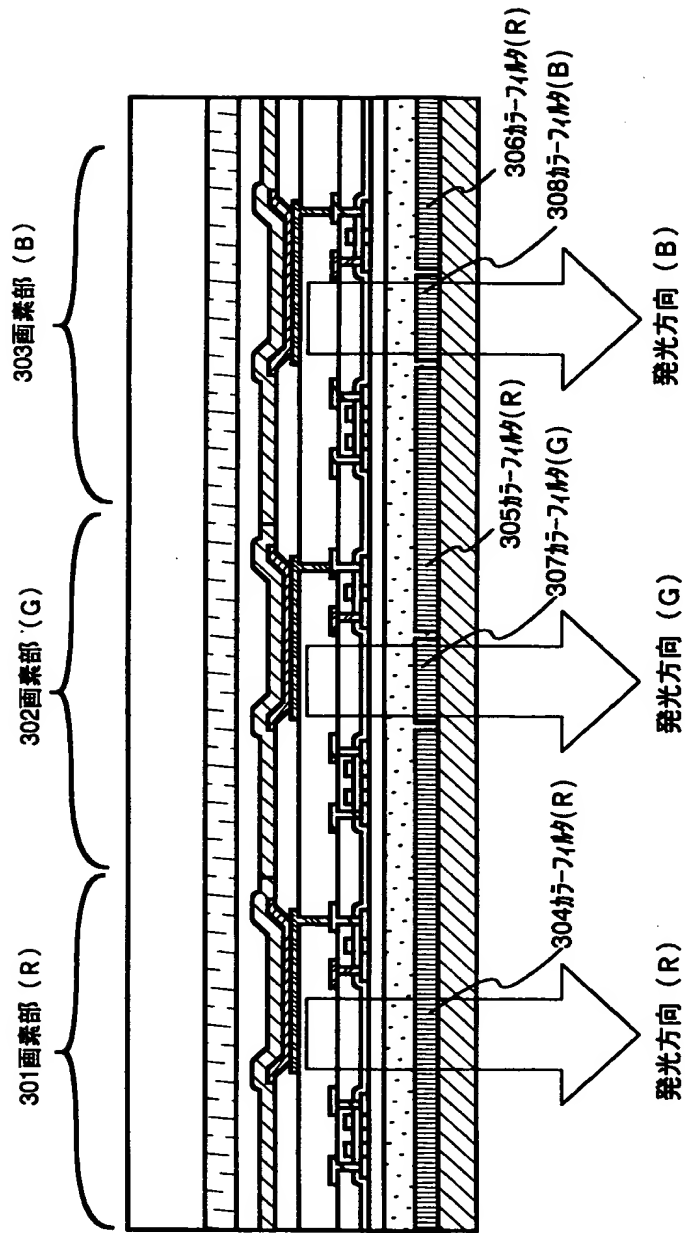
図面

【図 1】

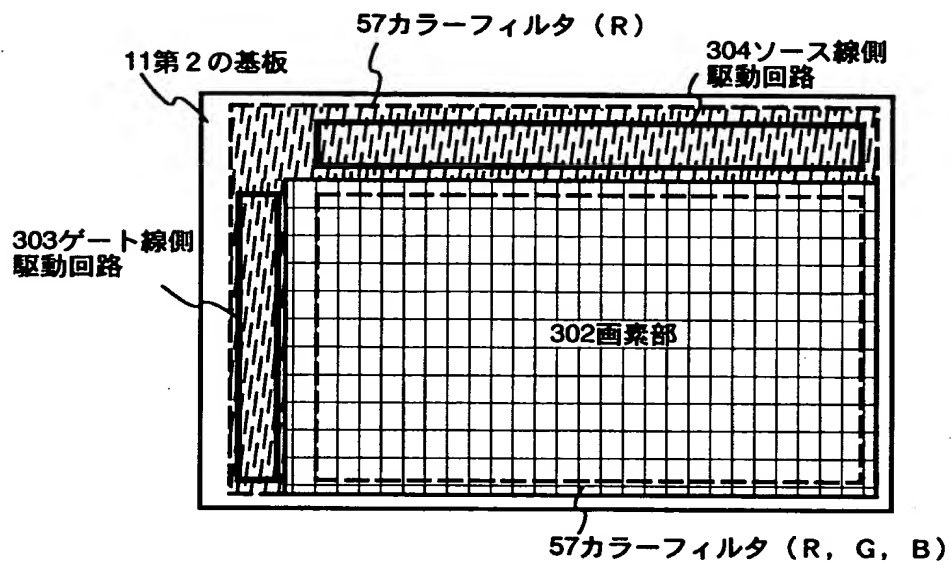


11:第2の基板(プラスチック基板) 12:下地膜 13:ソース領域 14:ドレイン領域 15a~15d:LDD領域 16:分離領域 17a,17b:チャネル形成領域
18:ゲート絶縁膜 19a,19b:ゲート電極 20:第1層間絶縁膜 21:ソース配線 22:ドレイン配線 26:ソース領域 27:ドレイン領域
29:チャネル形成領域 30:ゲート電極 31:ソース領域 32:ドレイン領域 33:ドレイン領域 34:ドレイン領域 35:ソース領域 36:ドレイン領域
37:LDD領域 38:チャネル形成領域 39:ゲート電極 40:ソース領域 41:ドレイン領域 42:チャネル形成領域 43:ゲート電極
44,45:ソース配線 46:ドレイン配線 47:第1層間絶縁膜 48:第2層間絶縁膜 49:画素電極(陽極) 50:第3層間絶縁膜
51:EL層 52:陰極 53:保護電極 54:第2層間絶縁膜 55:第1接着層 56:固定基板 57:ガラス/樹脂 58:第2接着層

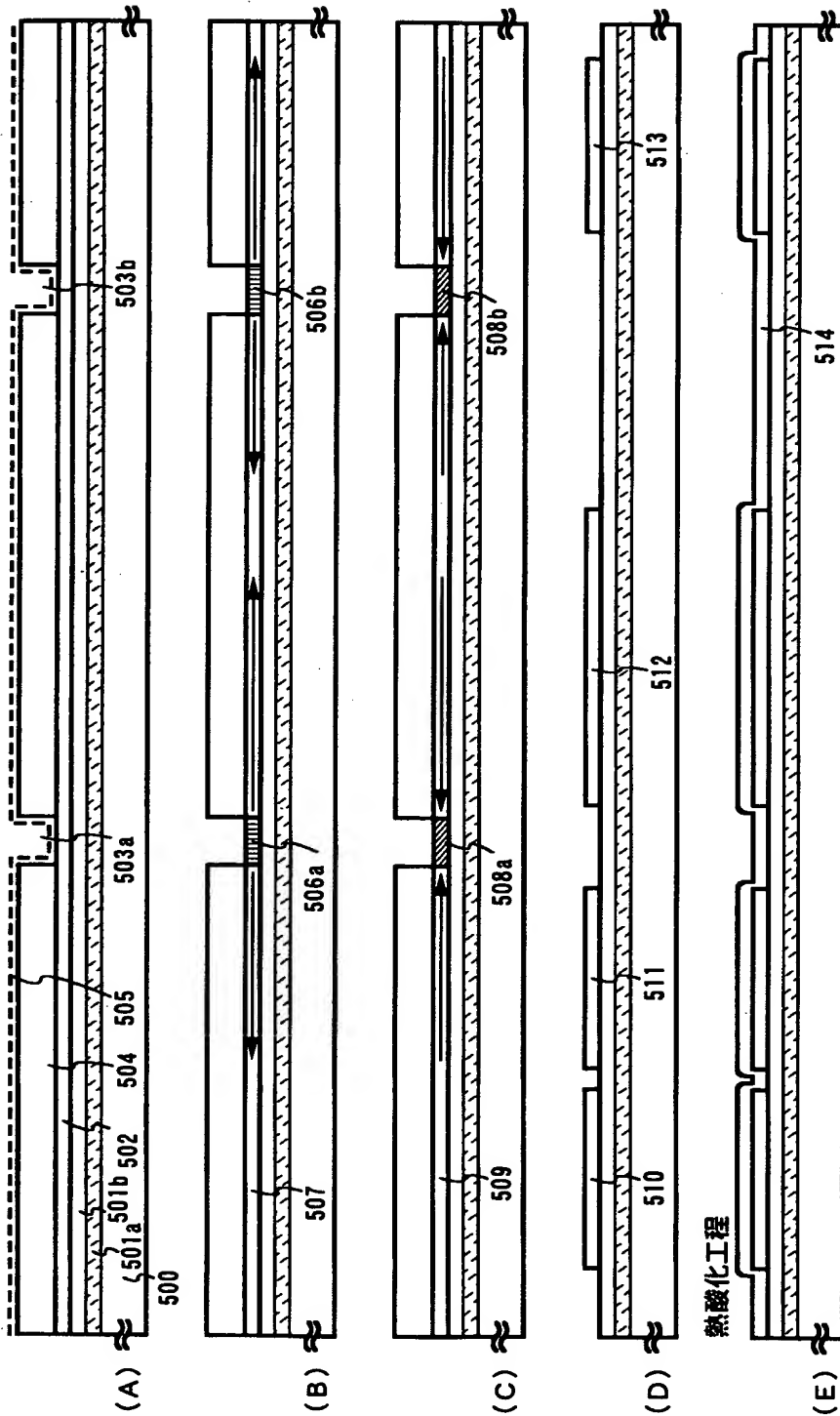
【図 2】



【図 3】

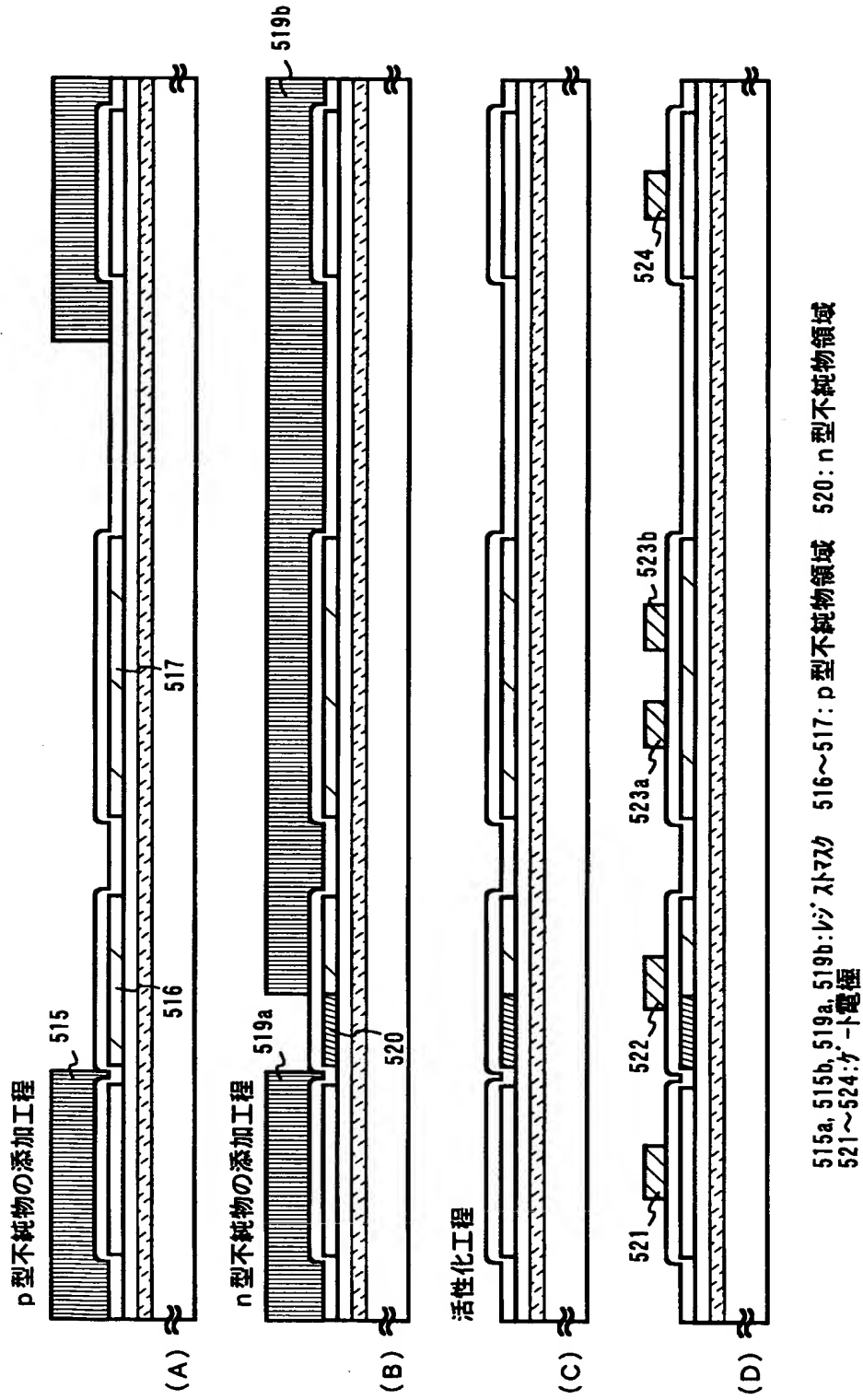


【図4】

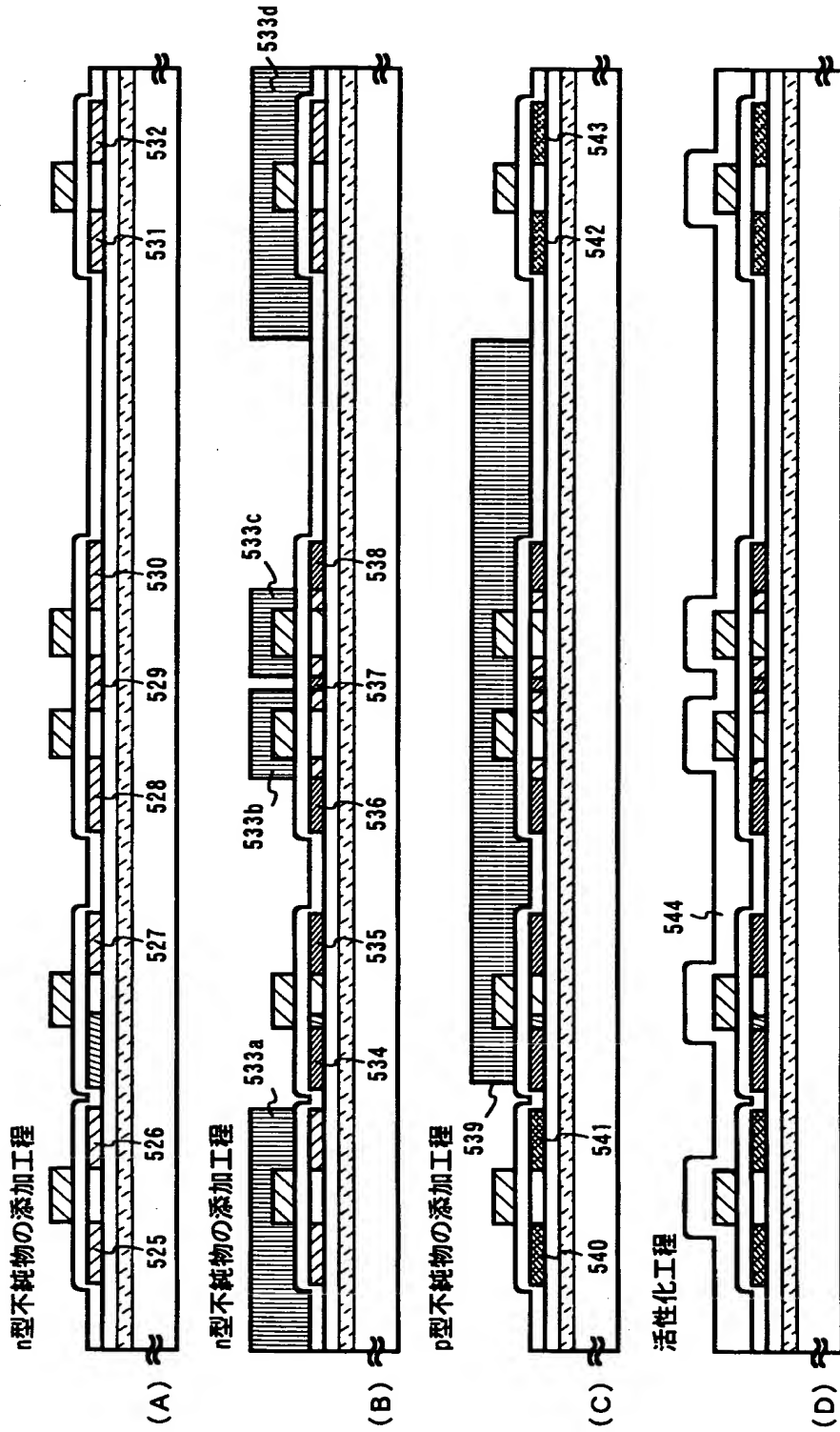


500:石英基板 501a:分離層 501b:下地膜 502:75Åシリコン膜 503a, 503b:開口部
 506a, 506b: Ni添加領域 507:シリコン膜 508a, 508b:リン添加領域 509:シリコン膜
 510~513:活性層 514:ゲート絶縁膜

【図 5】

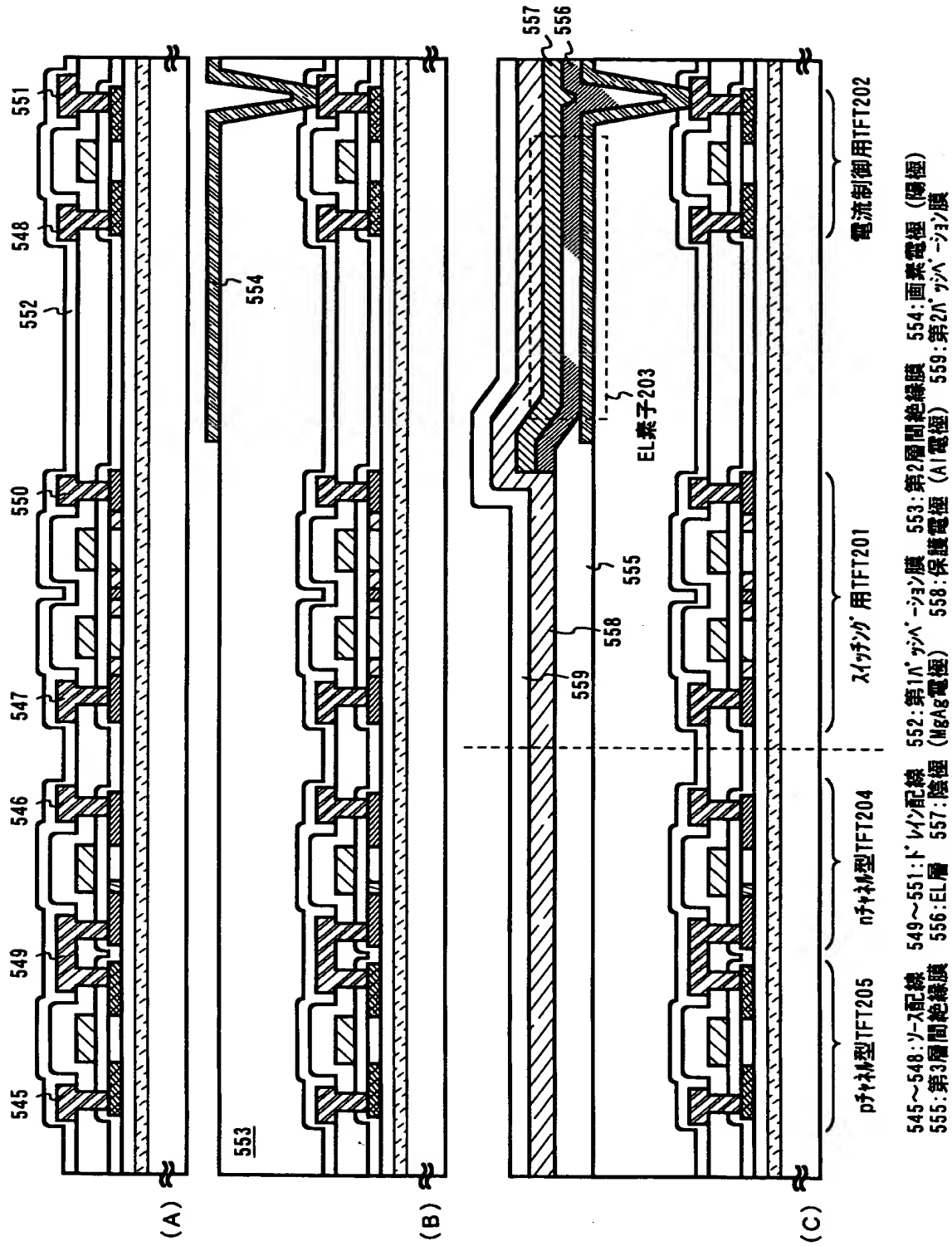


【図 6】



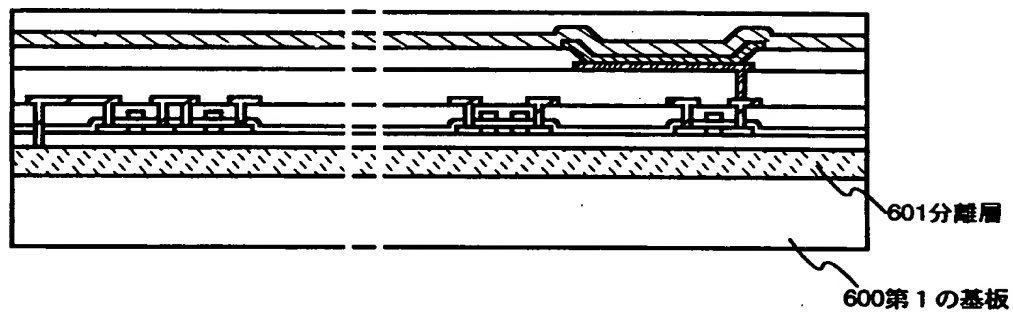
525～532: n型不純物領域 533a～533d, 539: p型不純物領域 540～543: p型不純物領域
544: 第1層間絶縁膜

【図 7】

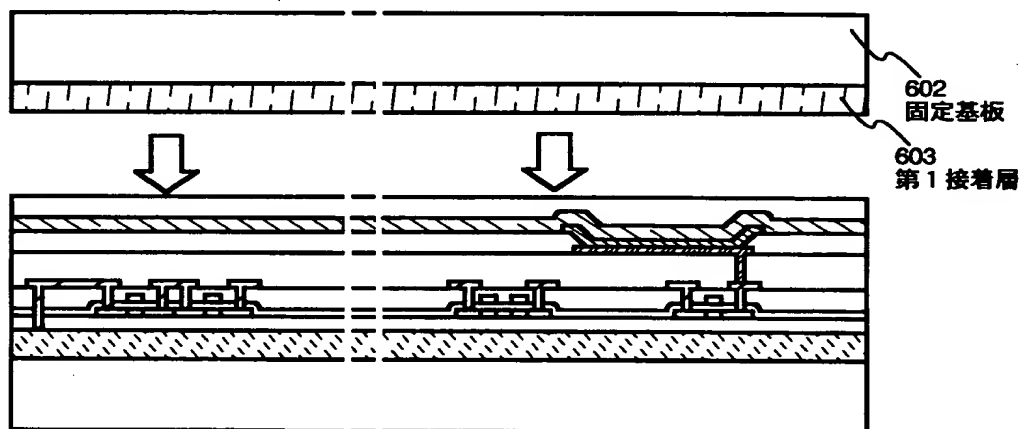


【図 8】

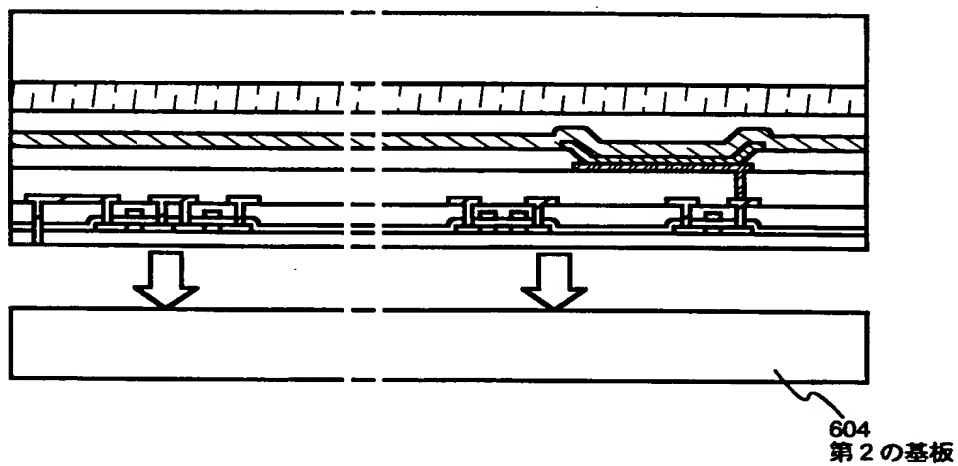
(A) E L 素子形成後の状態



(B) 固定基板を貼り合わせる工程

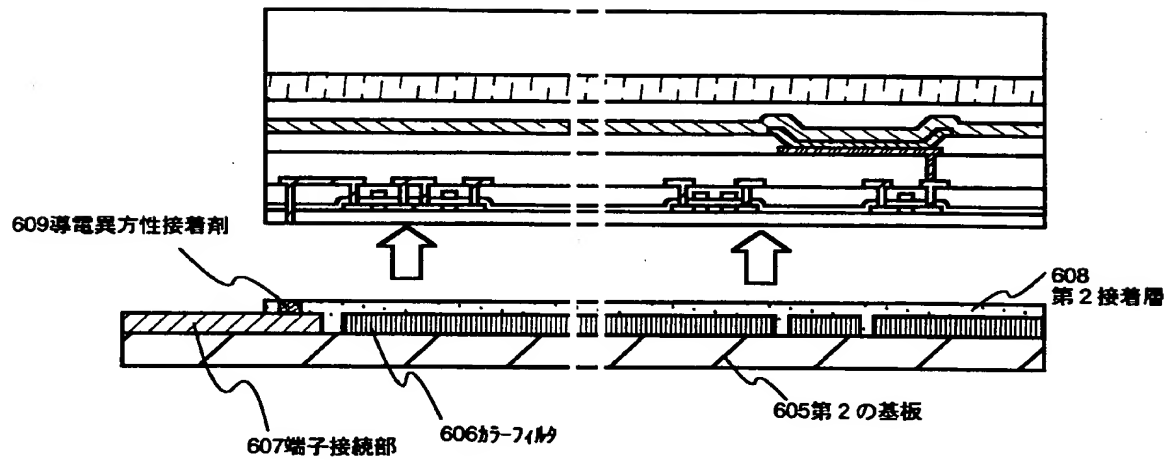


(C) C I F₃により第2の基板を分離する工程

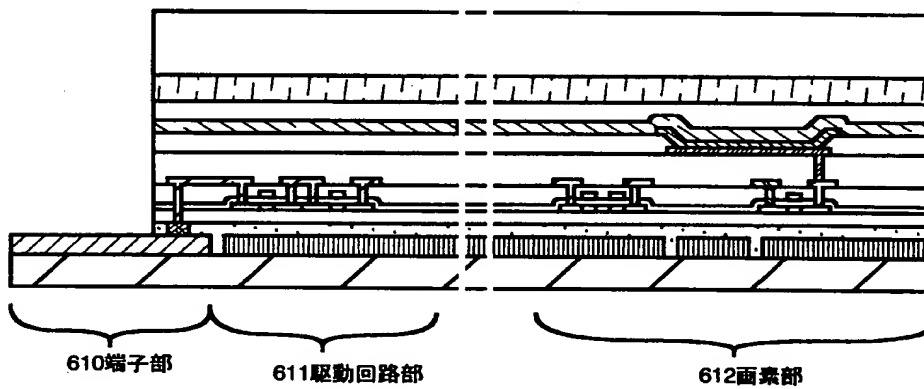


【図 9】

(A) 加-フィルムが設けられた第2の基板（プラスチック基板）を貼りつける工程

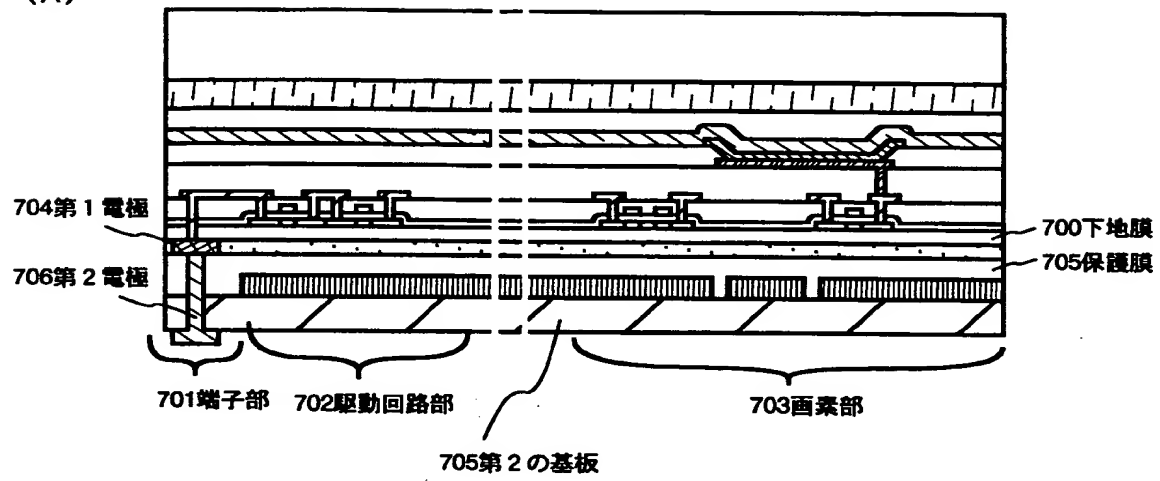


(B)

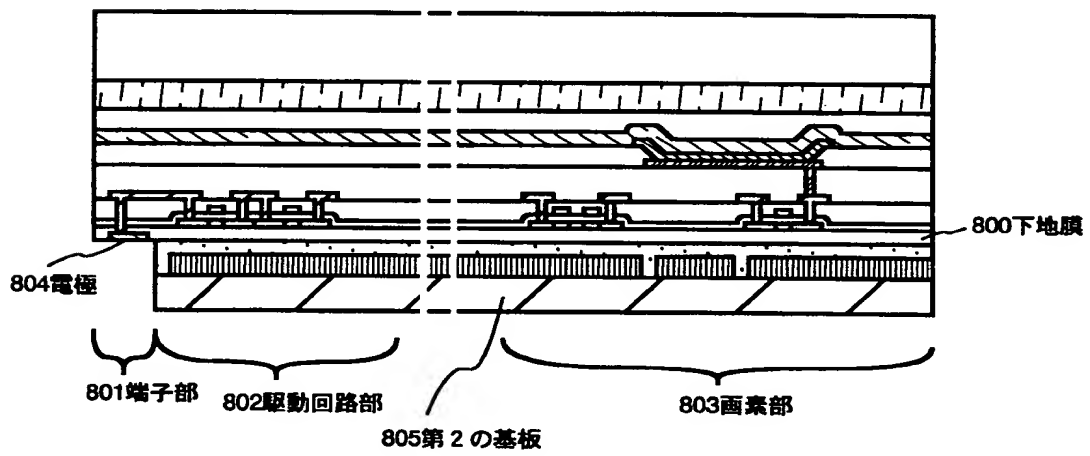


【図 1 0】

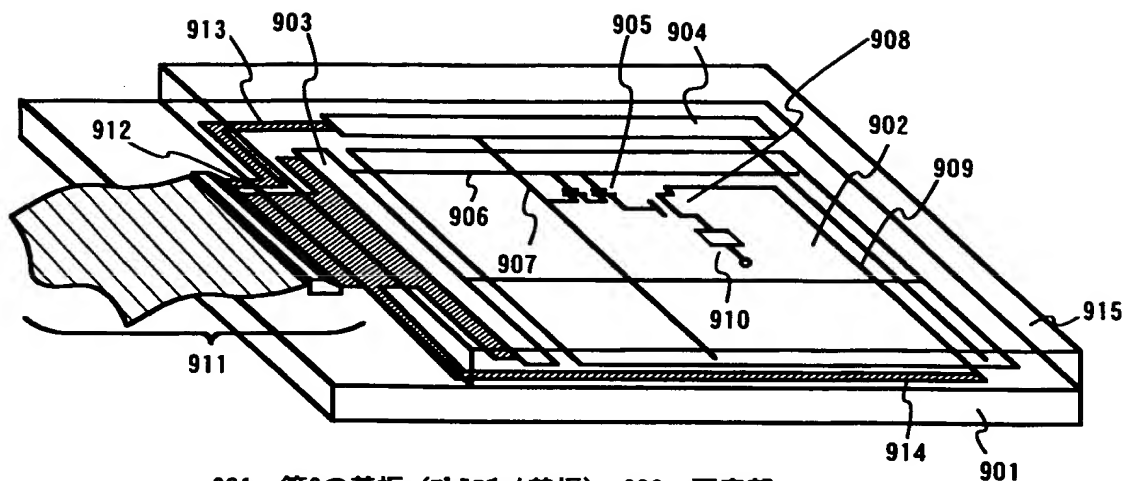
(A)



(B)

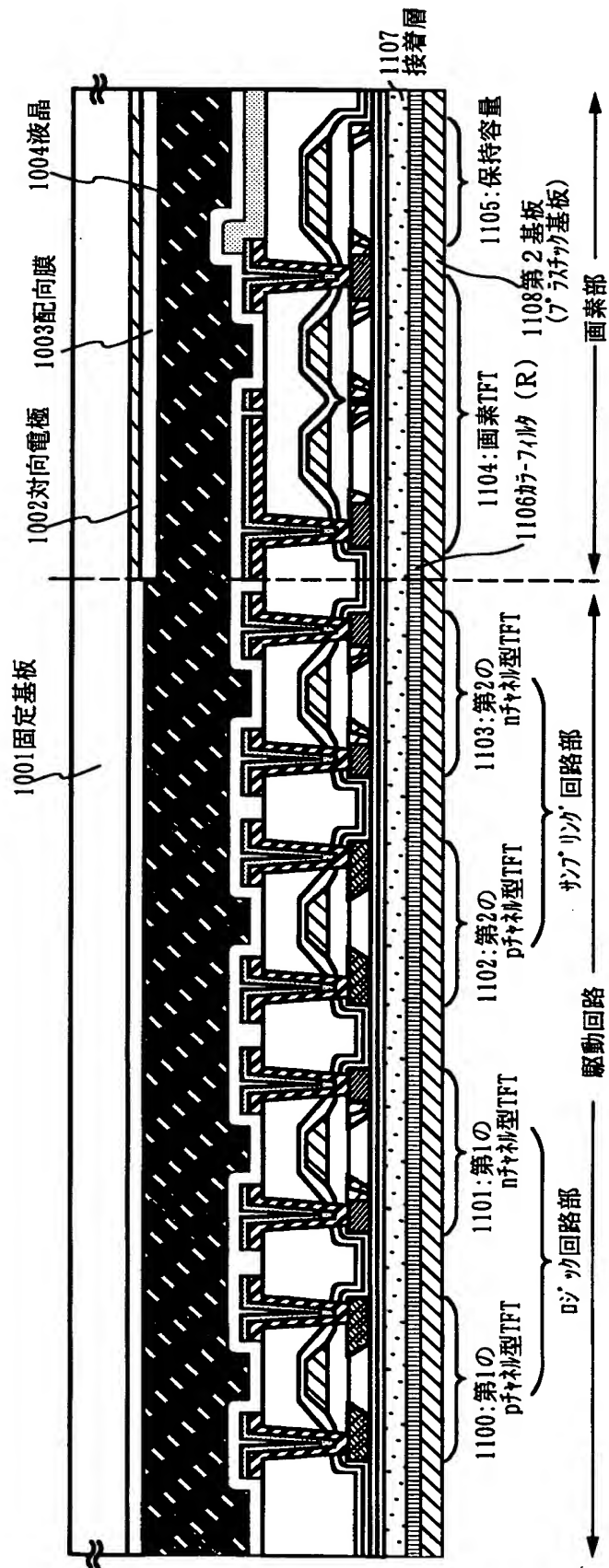


【図 1 1】

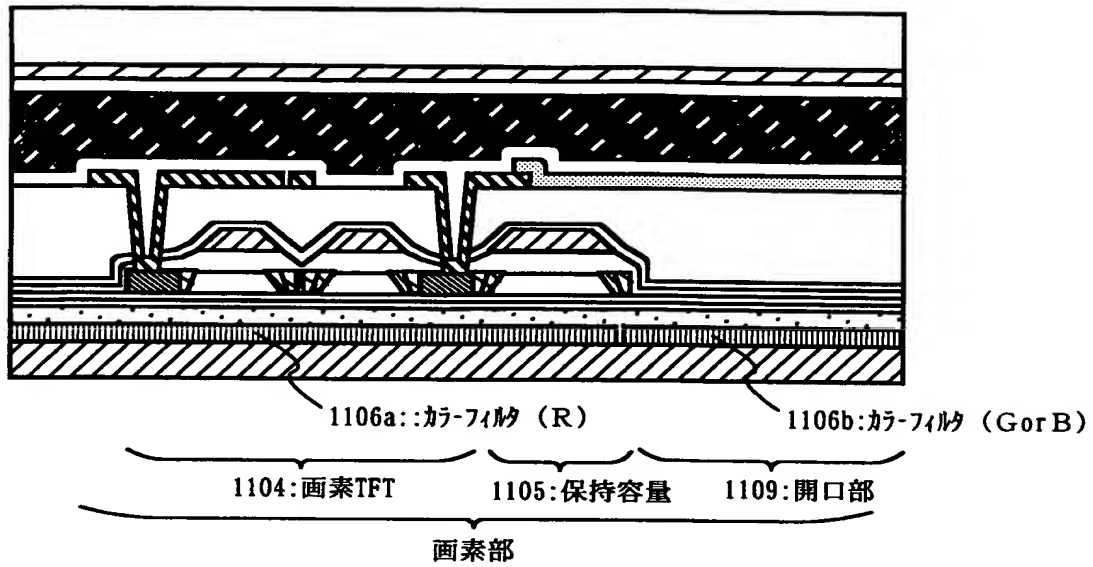


- 901 : 第2の基板 (プラスチック基板) 902 : 画素部
 903 : ゲート信号側駆動回路 904 : データ信号側駆動回路
 905 : スイッチング用TFT 906 : ゲート配線 907 : データ配線
 908 : 電流制御用TFT
 909 : EL駆動電源線 910 : EL素子 911 : FPC
 912~914 : 入出力配線
 915 : 固定基板

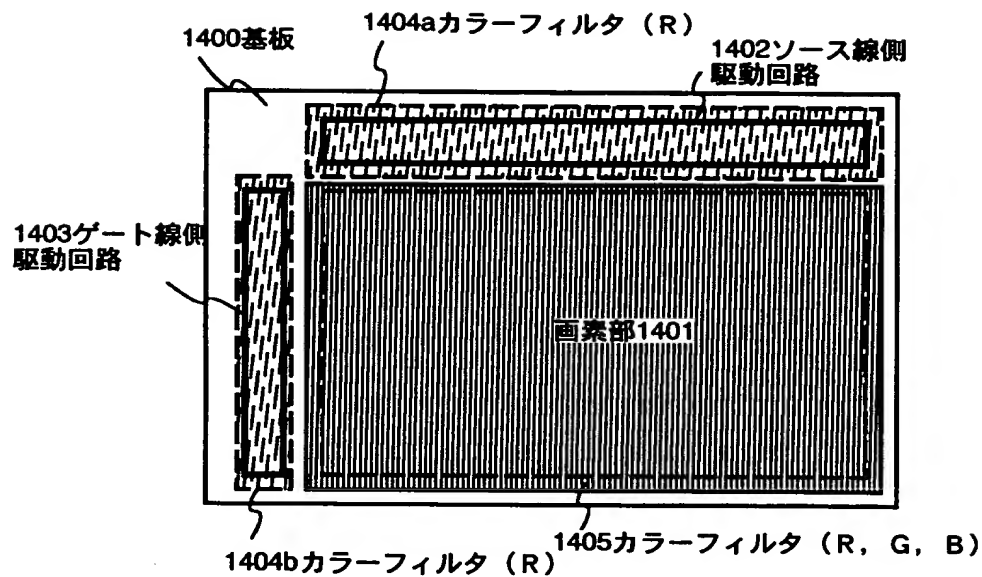
【図 1 2】



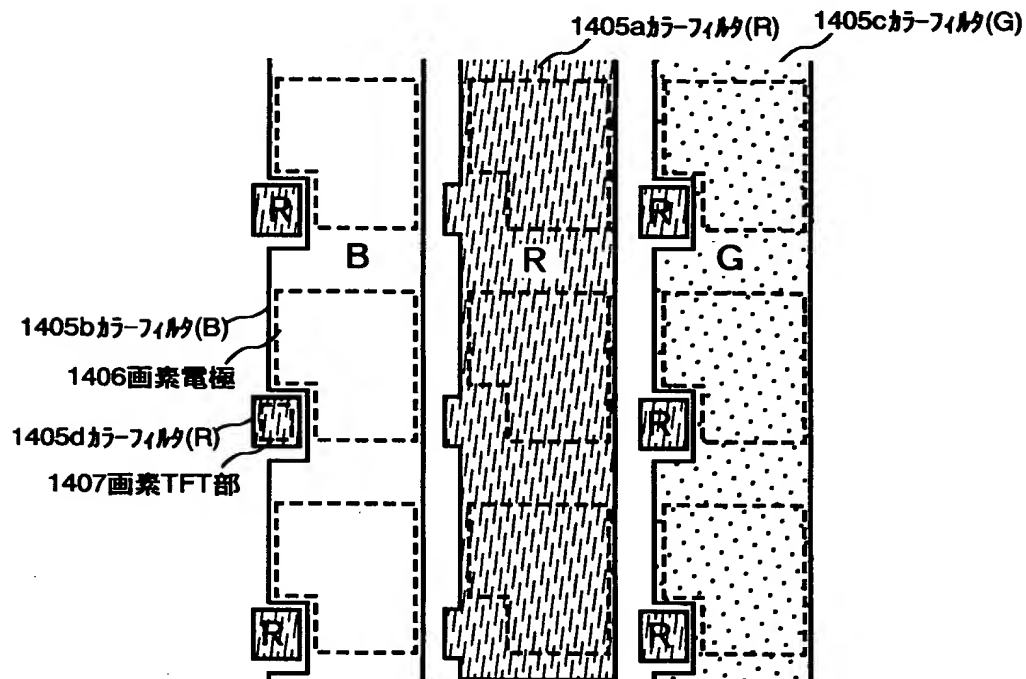
【図 1 3】



【図 1 4】

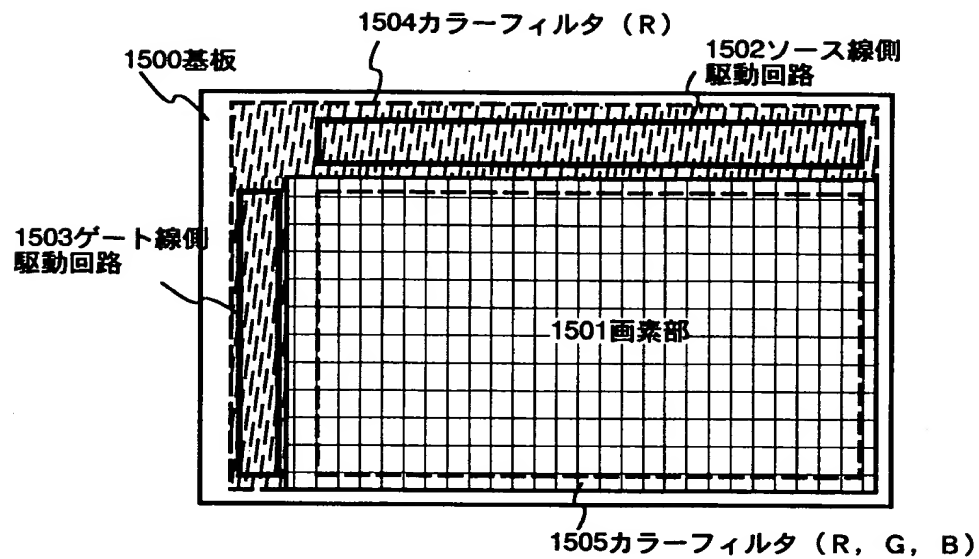


(A) 上面図

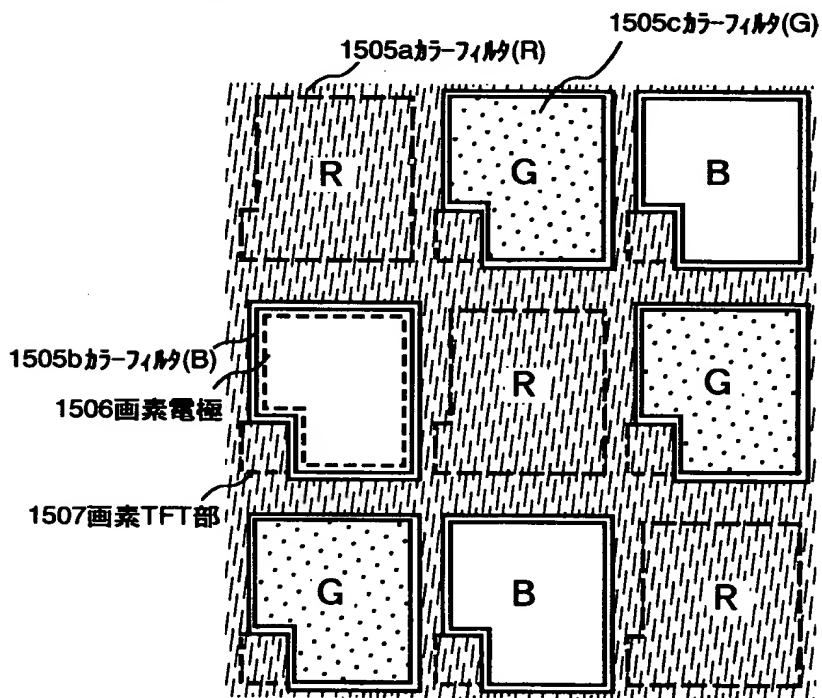


(B) 画素部の一部を拡大した模式図

【図 1 5】

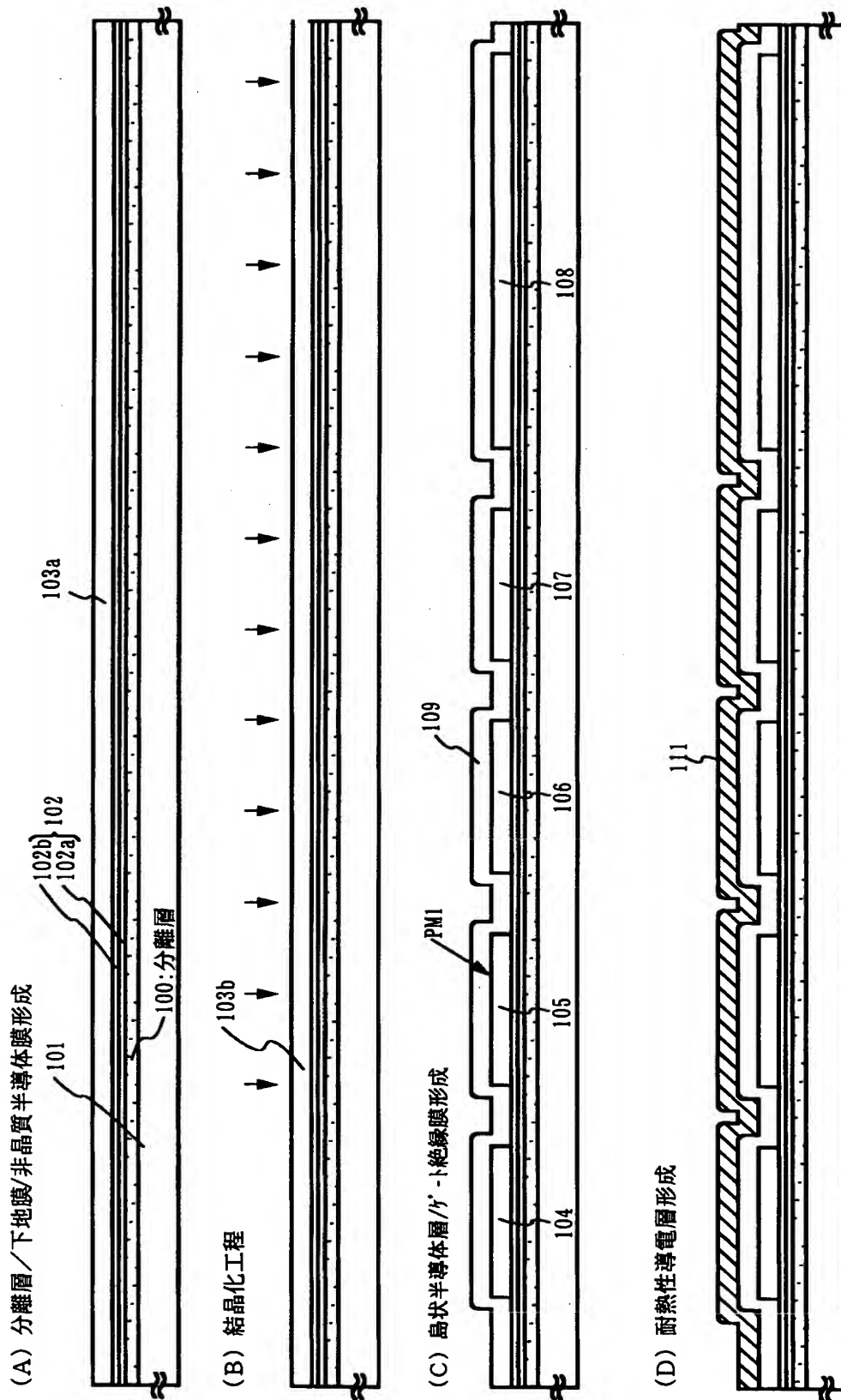


(A) 上面図



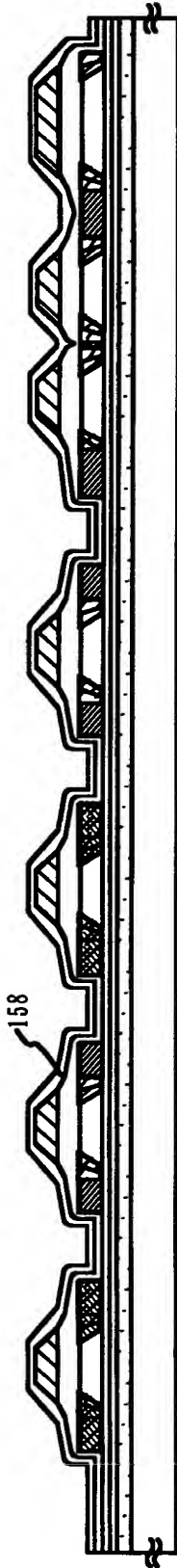
(B) 画素部の一部を拡大した模式図

【図 1 6】

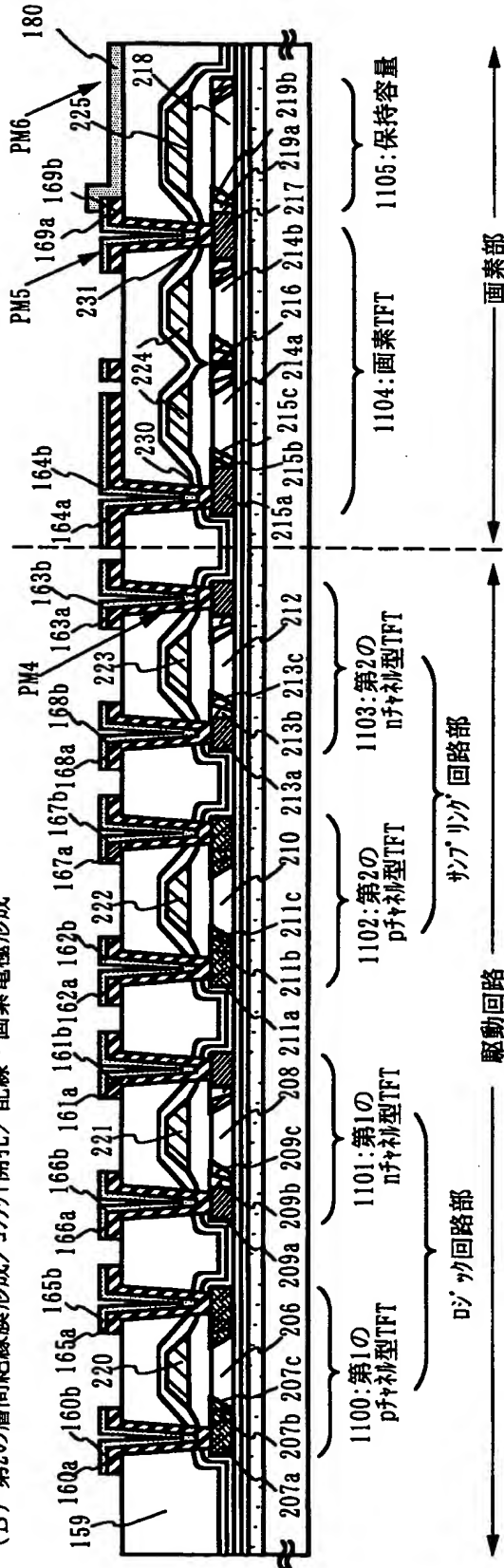


【図 1 8】

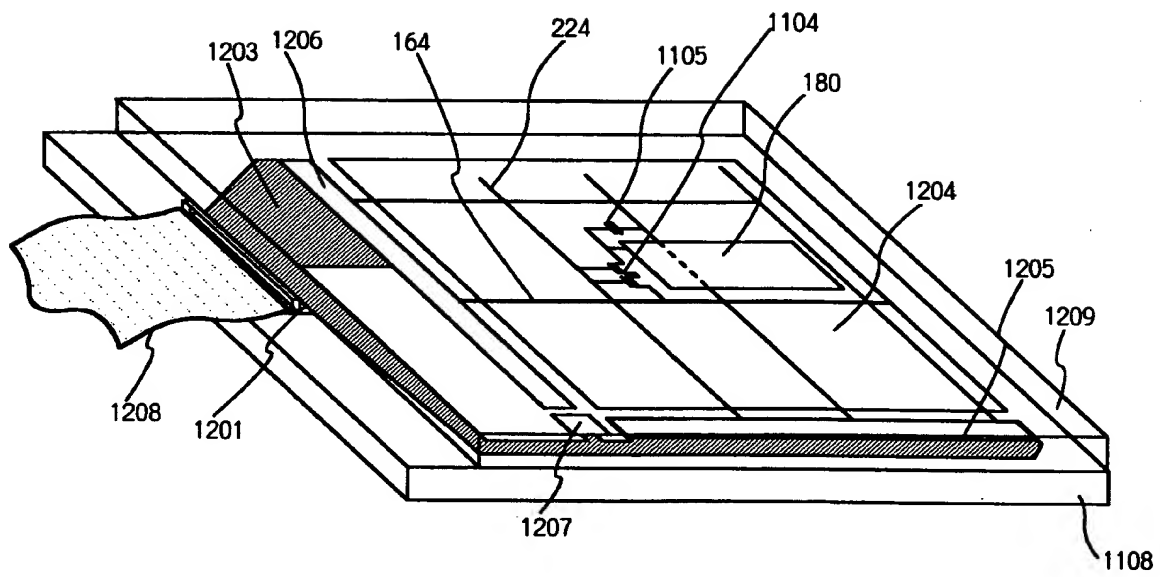
(A) 第1の層間絶縁膜形成



(B) 第2の層間絶縁膜形成/コンタクト開孔/配線・画素電極形成

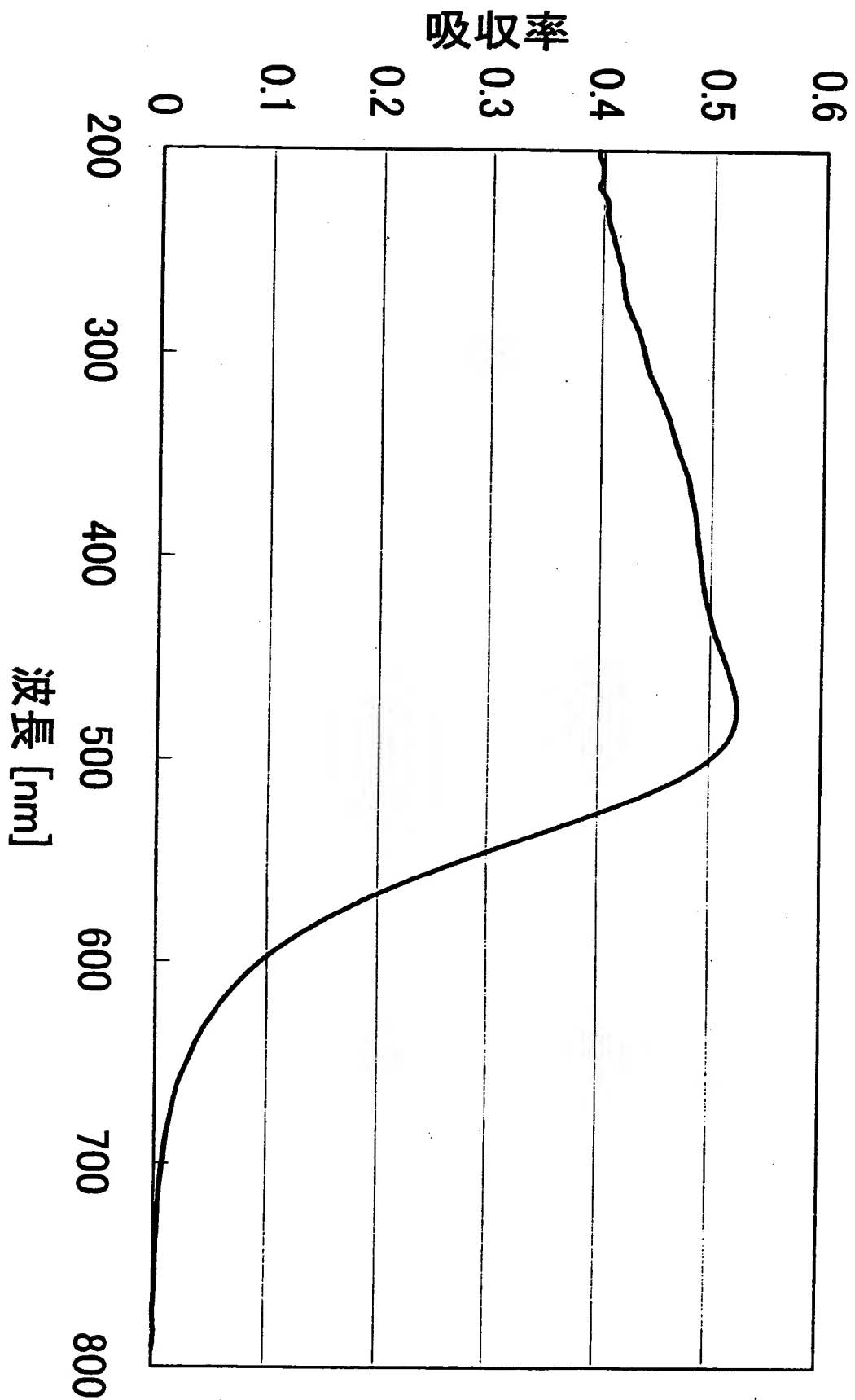


【図 1 9】



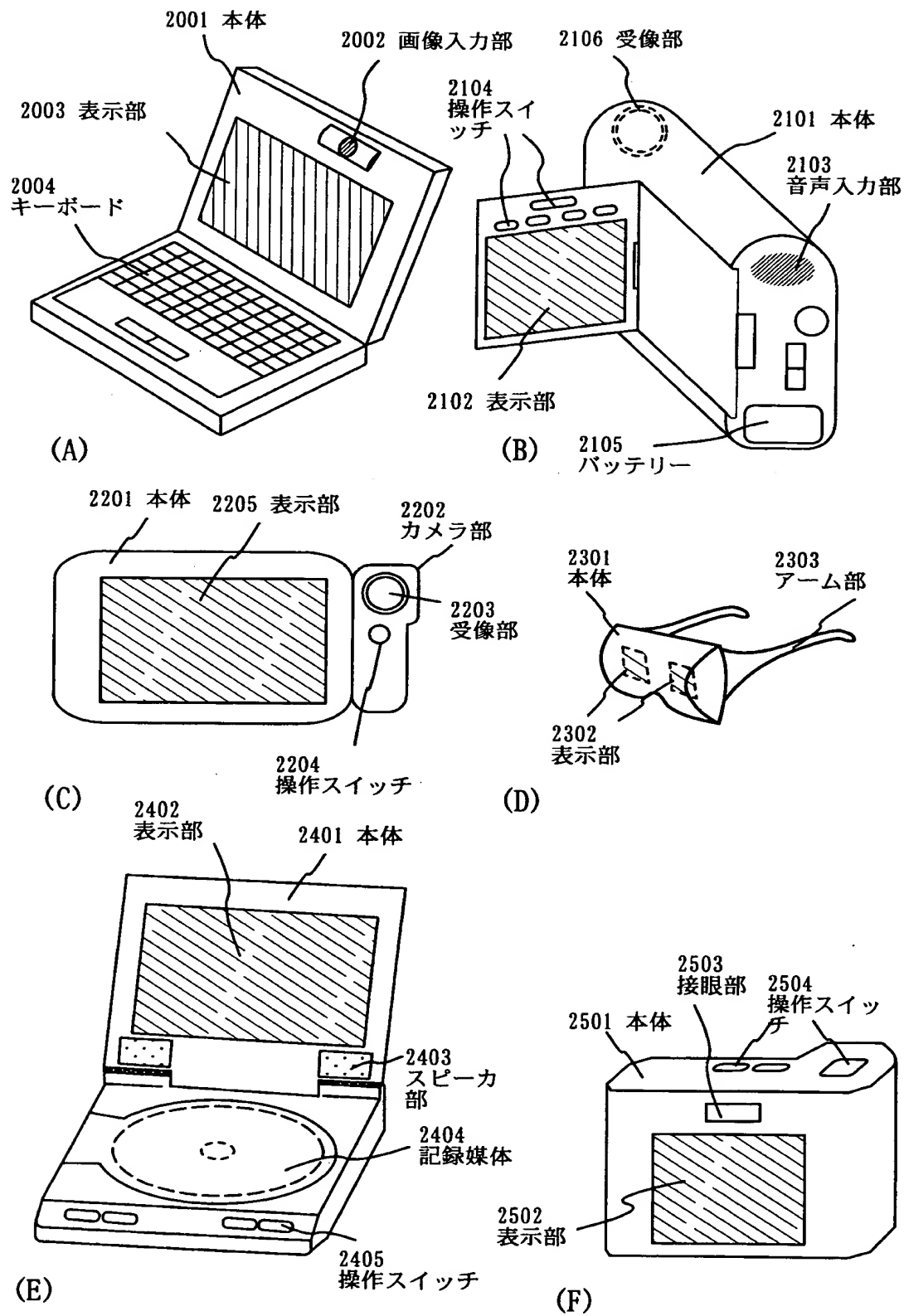
【図 2 0】

非単結晶珪素膜55nmに対する吸収率

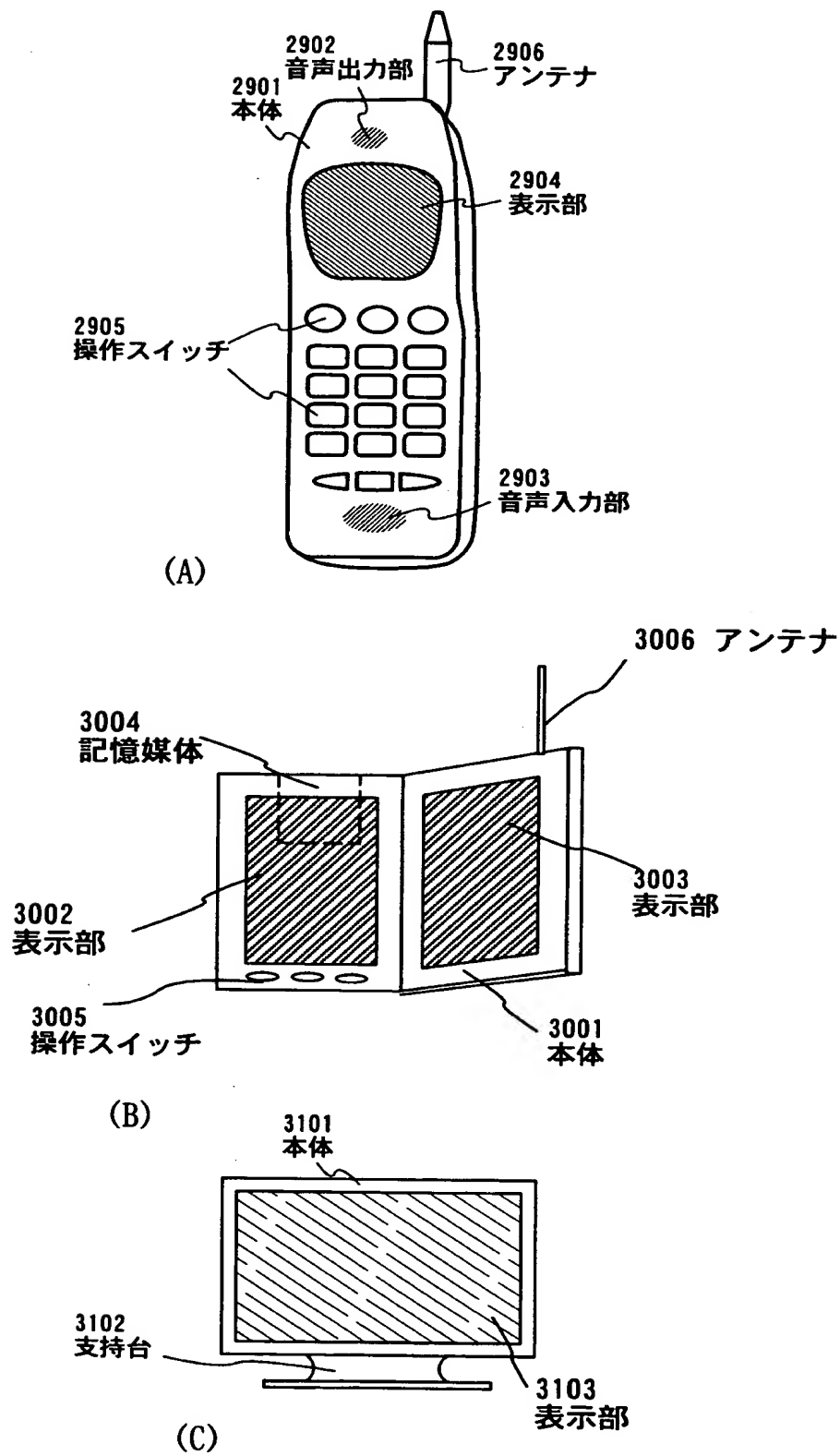


特 2 0 0 0 - 0 2 4 5 4 0

【図 2 1】



【図 22】



【書類名】 要約書

【要約】

【課題】 本願発明は、プラスチック支持体（プラスチックフィルムもしくはプラスチック基板を含む）を用いて高性能な電気光学装置を作製するための技術を提供することを課題とする。

【解決手段】

本願発明は、プラスチックに比べて耐熱性のある基板の上に必要な素子を形成し、後にそれらの素子を室温の処理によりプラスチック基板 1 1 に移すことを特徴としている。また、プラスチック基板 1 1 上にカラーフィルタ 5 7 を設けられ、第 1 の接着層 5 5 により T F T 素子の下地膜 1 2 と接着している。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 1 5 3 8 7 8]

1. 変更年月日	1 9 9 0 年 8 月 1 7 日
[変更理由]	新規登録
住 所	神奈川県厚木市長谷 3 9 8 番地
氏 名	株式会社半導体エネルギー研究所